

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-374051

(43)Date of publication of application : 26.12.2002

(51)Int.Cl. H05K 1/18
H05K 1/02
H05K 1/09
H05K 1/11
H05K 3/34
H05K 3/40
H05K 3/46

(21)Application number : 2001-169576

(71)Applicant : NEC CORP

(22)Date of filing : 05.06.2001

(72)Inventor : MOMOKAWA HIROKI
KONO HIDEKAZU

(30)Priority

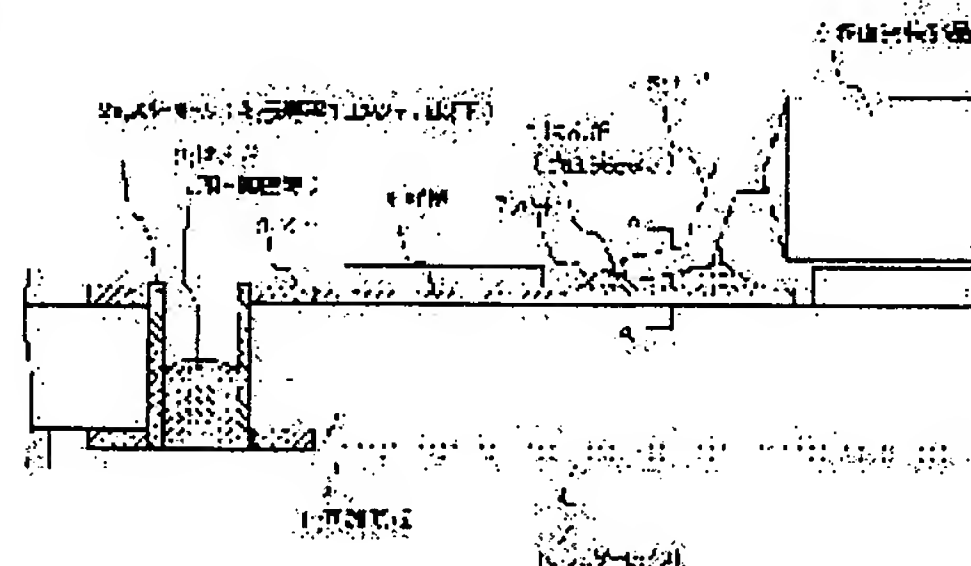
Priority number : 2001110886 Priority date : 10.04.2001 Priority country : JP

(54) CIRCUIT BOARD AND MOUNTING METHOD FOR THE SAME, AND ELECTRONIC APPARATUS USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a circuit board, in which the terminal connection part of a surface mounting component mounted by using lead-free solder is not stripped and whose reliability is high, and to provide a mounting method for the circuit board and an electronic apparatus using the circuit board.

SOLUTION: A through-hole 2a, connected to a lead 5 on the circuit board 1 on which a compound layer composed of a part of elements constituting a solder part 8, a pad 7 and the lead 5 in the solder bonding part of the lead 5 at the surface-mounting component 6 to the lead 5 is formed of nickel, palladium or the like at a thermal conductivity of 100 W/m.K or less. Thereby, when a flow soldering operation is performed to the backside of the circuit board 1, after the component 6 has been mounted, a quantity of heat conducted to the bonding part via the through hole 2a is reduced. When the temperature of the bonding part is maintained at the melting temperature or lower of the compound layer, the exfoliation on the surface of the bonding part is prevented, and the reliability of the connection of the lead 5 to the pad 7 is enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-374051
(P2002-374051A)

(43) 公開日 平成14年12月26日 (2002. 12. 26)

(51) Int.Cl. ⁷	識別記号	FI	テマコード [*] (参考)
H05K 1/18		H05K 1/18	G 4E351
1/02		1/02	F 5E317
1/09		1/09	J 5E319
1/11		1/11	A 5E336
			N 5E338

審査請求 未請求 請求項の数24 OL (全 18 頁) 最終頁に続く

(21) 出願番号 特願2001-169576(P2001-169576)
(22) 出願日 平成13年6月5日 (2001. 6. 5)
(31) 優先権主張番号 特願2001-110886(P2001-110886)
(32) 優先日 平成13年4月10日 (2001. 4. 10)
(33) 優先権主張国 日本 (JP)

(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72) 発明者 百川 裕希
東京都港区芝五丁目7番1号 日本電気株
式会社内
(72) 発明者 河野 英一
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74) 代理人 100114672
弁理士 宮本 恵司

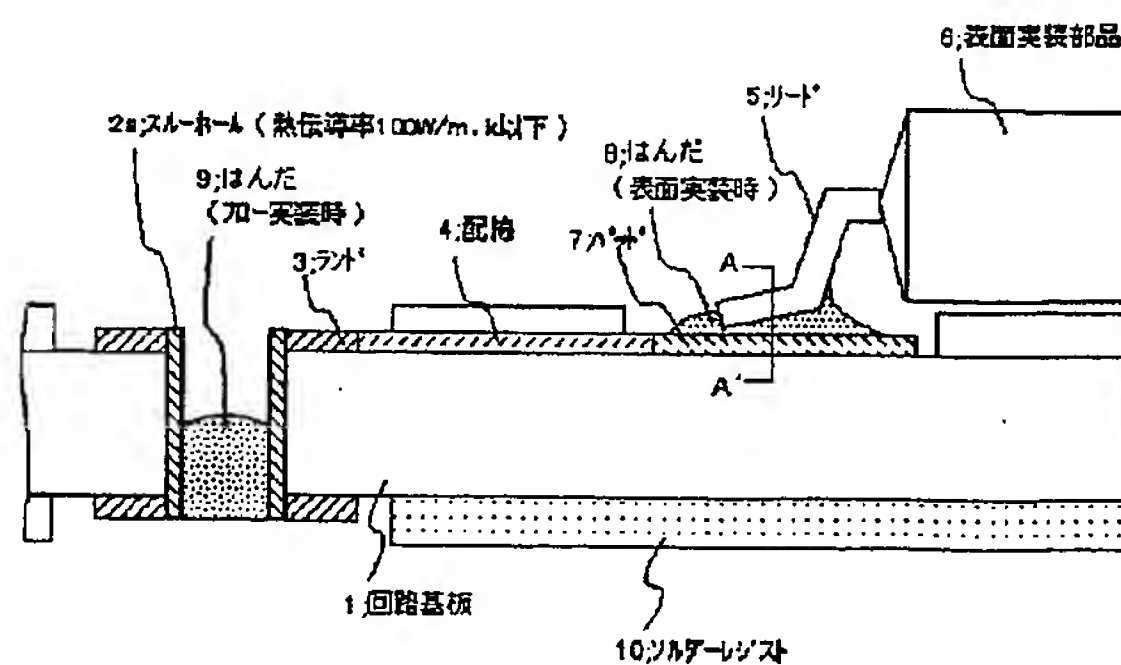
最終頁に続く

(54) 【発明の名称】 回路基板及び該回路基板の実装方法並びに該回路基板を用いた電子機器

(57) 【要約】

【課題】 無鉛はんだを用いて実装した表面実装部品の端子接続部分に剥離が生じることの無い高信頼性の回路基板及び該回路基板の実装方法並びに該回路基板を用いた電子機器の提供。

【解決手段】 表面実装部品6のリード5とパッド7のはんだ接合部に、はんだ8とパッド7とリード5とを構成する元素の一部からなる化合物層が形成されている回路基板1の、リード5と接続されるスルーホール2aを、熱伝導率が100W/m・K以下のニッケル、パラジウム等で形成することにより、表面実装部品6を実装後、回路基板1の裏面にフローはんだ付けを行う際に、スルーホール2aを介して接合部に伝達される熱量を低減し、接合部の温度を該化合物層の熔融温度以下に維持することにより、接合部界面の剥離を防止し、リード5とパッド7との接続信頼性を向上させる。



【特許請求の範囲】

【請求項1】表面実装部品を実装する回路基板であって、前記表面実装部品の端子と前記回路基板の電極パッドとの接合部が、前記接合部に形成される化合物層の融点以上にならない構造とすることを特徴とする回路基板。

【請求項2】回路基板表面に実装される表面実装部品の端子と前記回路基板の電極パッドとののはんだ接合部における、前記端子と前記はんだとの界面、又は、前記電極パッドと前記はんだとの界面に、前記はんだと前記端子と前記電極パッドとを構成する元素の一部からなる化合物層を有する回路基板において、前記表面実装部品搭載面と反対側の前記回路基板裏面から前記電極パッドに至る熱伝導経路に熱の伝導を抑制する手段を備え、該手段により、前記回路基板裏面のフローはんだ付け時における前記接合部の温度が、前記化合物層の熔融温度以下に維持されることを特徴とする回路基板。

【請求項3】前記化合物層が、前記はんだに含まれる錫及び銀と、前記端子又は前記電極パッドに含まれる鉛とからなる3元化合物を含むことを特徴とする請求項1又は2に記載の回路基板。

【請求項4】前記電極パッドと接続されるスルーホール、又は、該スルーホールの周囲に形成されるランドの少なくとも一方が、所定の値以下の熱伝導率を有する材料で形成されることを特徴とする請求項1乃至3のいずれかに記載の回路基板。

【請求項5】前記電極パッドと接続されるスルーホール内部に、所定の値以下の熱伝導率を有する材料が充填されることを特徴とする請求項1乃至4のいずれかに記載の回路基板。

【請求項6】前記電極パッドと接続されるスルーホールと該電極パッドとを繋ぐ配線の少なくとも一部が、所定の値以下の熱伝導率を有する材料で形成されることを特徴とする請求項1乃至5のいずれかに記載の回路基板。

【請求項7】前記所定の熱伝導率が、 $100\text{ W/m}\cdot\text{K}$ 以下に設定されることを特徴とする請求項4乃至6のいずれかに記載の回路基板。

【請求項8】前記所定の熱伝導率を有する材料が、ニッケル又はパラジウムからなることを特徴とする請求項4乃至6のいずれかに記載の回路基板。

【請求項9】前記電極パッドと接続されるスルーホールと該電極パッドとを繋ぐ配線が、所定の長さ以上となるように形成されることを特徴とする請求項1乃至8のいずれかに記載の回路基板。

【請求項10】前記配線の長さが、 10 mm 以上であることを特徴とする請求項9記載の回路基板。

【請求項11】前記電極パッドと接続されるスルーホールと該電極パッドとを繋ぐ配線の少なくとも一部が、所

定の断面積以下となるように形成されることを特徴とする請求項1乃至10のいずれかに記載の回路基板。

【請求項12】前記所定の断面積が、 0.0035 mm^2 以下であることを特徴とする請求項11記載の回路基板。

【請求項13】前記回路基板が多層配線基板からなり、前記表面実装部品の実装位置直下を含む領域の内層の全部又は一部に、ベタパターンの形成が禁止される領域を有することを特徴とする請求項1乃至12のいずれかに記載の回路基板。

【請求項14】回路基板に実装される表面実装部品であって、前記表面実装部品の端子の少なくとも一部が、熱膨張率の異なる複数の材料の積層構造を有し、かつ、前記回路基板側に熱膨張率の小さい材料からなる層が配設され、前記回路基板裏面のフローはんだ付けの際の温度上昇により、前記端子が前記回路基板を押圧する方向に変形することを特徴とする表面実装部品。

【請求項15】前記端子の屈曲部に、前記端子の主構成元素とは熱膨張率の異なる材料からなる層が配設されていることを特徴とする請求項14記載の表面実装部品。

【請求項16】回路基板に実装される表面実装部品であって、前記表面実装部品の端子の少なくとも表面が、Cuよりも熱伝導率の高い所定の材料で形成され、前記回路基板裏面のフローはんだ付けの際に、前記端子の接合部に流入する熱の前記表面実装部品本体への移動が促進されることを特徴とする表面実装部品。

【請求項17】前記所定の材料が、Agを含むことを特徴とする請求項16記載の表面実装部品。

【請求項18】請求項1乃至13のいずれかに記載の前記回路基板、又は、請求項14乃至17のいずれかに記載の前記表面実装部品の少なくとも一方を用いて形成されることを特徴とする電子機器。

【請求項19】表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、前記フローはんだ付け工程の際に、少なくとも、前記表面実装部品と前記回路基板との接合部近傍を冷却し、前記接合部の温度を該接合部に形成される化合物層の融点温度以下に維持することを特徴する回路基板の実装方法。

【請求項20】表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、前記フローはんだ付け工程の際に、前記表面実装部品の少なくとも上面を含む領域にヒートシンク材を配設し、前記表面実装部品と前記回路基板との接合部の温度を該接合部に形成される化合物層の融点温度以下に維持することを特徴する回路基板の実装方法。

【請求項 21】前記ヒートシンク材を、前記表面実装部品の端子、又は、前記接合部のはんだに接触させることを特徴する請求項 20 記載の回路基板の実装方法。

【請求項 22】表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、

前記フローはんだ付け工程の際に、少なくとも、前記表面実装部品と前記基板との接合部近傍を温め、前記接合部のはんだ全体を溶融することを特徴する回路基板の実装方法。

【請求項 23】表面実装部品を実装した後、前記表面実装部品搭載面と反対側の裏面にフローはんだ付けが行われる回路基板の実装方法において、

前記フローはんだ付け工程の際に、前記回路基板裏面の、前記表面実装部品と接続されるスルーホール、ランド、配線、または、前記表面実装部品の直下の少なくとも一を含む領域に、熱伝達を抑制する部材を配設することを特徴する回路基板の実装方法。

【請求項 24】前記熱伝達を遮断する部材が、断熱テープ又は樹脂からなることを特徴する請求項 23 記載の回路基板の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、回路基板及び該回路基板の実装方法並びに該回路基板を用いた電子機器に関し、特に、無鉛はんだを用いて表面実装型電子部品及び挿入型電子部品を複合実装する回路基板及び該回路基板の実装方法並びに該回路基板を用いた電子機器に関する。

【0002】

【従来の技術】従来、実装基板は、回路基板に表面実装型電子部品および挿入型電子部品が実装されているものが多い。従来の回路基板を用いた実装基板の構造および製造方法について、図 37 乃至図 40 を用いて詳述する。図 37 はスルーホール 2 が形成された回路基板 1 上に表面実装部品 6 が実装された状態を示す上面図であり、図 38 は図 37 の C 部の拡大平面図、図 39 は C-C' 断面図であり、図 40 は多層配線基板を用いた場合の C-C' 断面図である。

【0003】図 37 乃至図 40 に示すように、紙基材及びガラス基材、ポリエステル繊維基材等にエポキシ樹脂、フェノール樹脂などを染み込ませた絶縁シート上に、銅箔を加圧加熱処理して貼り付けた銅張積層基板を形成した後、該銅張積層基板の所望の箇所に貫通孔を形成し、貫通孔の側面に触媒付与後、無電解銅めっきにより下地めっきを行い、その上に電解銅めっきして導電体を形成し、この導電体と銅張積層基板表面の銅膜とを接合してスルーホール 2 を形成する。その後、銅張積層基板表面の銅からなる導電膜をエッチングすることにより、ランド 3、配線 4、パッド 7 を形成する。最後に、

はんだ付けを行うランド 3 以外の部分にはんだ 8、9 が付かないようにソルダーレジスト 10 を印刷塗布後、感光することにより回路基板 1 が形成される。

【0004】この回路基板 1 のパッド 7 に、はんだ 8 を印刷塗布後、表面実装部品 6 を搭載し、リフロー炉にてはんだ 8 を加熱溶融することにより、回路基板 1 上のパッド 7 と表面実装部品 6 のリード 5 とを接合する。その後、挿入型電子部品を実装するため、回路基板 1 の裏面にフラックスを塗布後、フロー槽にてはんだ付けを行う。これに伴い、挿入型電子部品が挿入されるスルーホールと共に、表面実装部品 6 と接続されるスルーホール 2 の一部或いは全てがはんだ 9 にて充填される。

【0005】

【発明が解決しようとする課題】しかしながら、近年鉛による環境汚染が問題になり、鉛を含まない無鉛はんだへの転換が進められている。この無鉛はんだは、錫を主成分とし、銀、銅、亜鉛、ビスマス、インジウム、アンチモン、ニッケル、ゲルマニウム等からなっており、代表的な無鉛はんだである錫銀系はんだでは溶融温度は約 220℃となる。このはんだの錫と回路基板 1 のパッド 7 の銅及び表面実装部品 6 のリード 5 の銅或いはニッケルが反応して化合物層を形成することにより、回路基板 1 のパッド 7 と表面実装部品 6 のリード 5 とが接合される。

【0006】この時、表面実装部品 6 のリード 5 のめっき、或いは回路基板 1 のパッド 7 のはんだコート中に鉛が含まれると、上記化合物層とはんだとの間に鉛が偏析し、錫銀鉛三元化合物層が形成される。この三元化合物の共晶組成 (Ag 1.3 at%, Pb 24.0 at%, 残り Sn) での溶融温度は 174℃と錫銀系はんだの溶融温度と比較して低く、見かけ上はんだの液相線と固相線の差が開いた状態となる。

【0007】ここで、従来の回路基板 1 では、スルーホール 2、はんだ 9、ランド 3、配線および多層配線基板の内部配線 11 にあるベタ配線は銅で構成されており、このような状態で前述したようなフローはんだ付けを行う場合、銅は熱伝導率が高いため (386 W/m・K)、配線 4 及び内層配線 11 を通して伝わるスルーホール 2 及びはんだ 9 の熱、及びソルダーレジスト 10 と接触するはんだから内層配線 11、絶縁層 12 を通して伝わる熱により、はんだ 8 の温度が三元化合物の溶融温度である 174℃を超える場合が有り、はんだ 8 全体は溶融しないにも関わらず、三元化合物層のみが溶融してしまう。

【0008】そしてこの時、回路基板 1 或いは表面実装部品 6 に反りなどの外力が加わると、前記三元化合物層の溶融部、すなわち、表面実装部品 6 のリード 5 とはんだ 8 間、或いは回路基板 1 のパッド 7 とはんだ 8 間で剥離が発生し、回路基板 1 のパッド 7 と表面実装部品 6 のリード 5 との間の接続を維持できなくなる。また、溶融

部の一部のみ剥がれた場合でも、接合面積が低下するために電子機器の信頼性が著しく低下するという問題が生じる。

【0009】本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、無鉛はんだを用いて実装した表面実装部品の端子接続部分に剥離が生じることの無い高信頼性の回路基板及び該回路基板の実装方法を提供することにある。

【0010】また、本発明の他の目的は、上記回路基板又は多層配線基板を用いた信頼性の高い電子機器を提供することにある。

【0011】

【問題を解決するための手段】上記目的を達成するため、本発明の回路基板は、表面実装部品を実装する回路基板であって、前記表面実装部品の端子と前記回路基板の電極パッドとの接合部が、前記接合部に形成される化合物の融点以上にならない構成とするものである。

【0012】また、本発明の回路基板は、回路基板表面に実装される表面実装部品の端子と前記回路基板の電極パッドとのはんだ接合部における、前記端子と前記はんだとの界面、又は、前記電極パッドと前記はんだとの界面に、前記はんだと前記端子と前記電極パッドとを構成する元素の一部からなる化合物層を有する回路基板において、前記表面実装部品搭載面と反対側の前記回路基板裏面から前記電極パッドに至る熱伝導経路に熱の伝導を抑制する手段を備え、該手段により、前記回路基板裏面のフローはんだ付け時における前記接合部の温度が、前記化合物層の熔融温度以下に維持されるものである。

【0013】本発明においては、前記化合物層が、前記はんだに含まれる錫及び銀と、前記端子又は前記電極パッドに含まれる鉛とからなる3元化合物を含むことが好ましい。

【0014】また、本発明においては、前記電極パッドと接続されるスルーホール、又は、該スルーホールの周囲に形成されるランドの少なくとも一方が、所定の値以下の熱伝導率を有する材料で形成される構成とすることができる。

【0015】また、本発明においては、前記電極パッドと接続されるスルーホール内部に、所定の値以下の熱伝導率を有する材料が充填される構成とすることもできる。

【0016】また、本発明においては、前記電極パッドと接続されるスルーホールと該電極パッドとを繋ぐ配線の少なくとも一部が、所定の値以下の熱伝導率を有する材料で形成される構成とすることもできる。

【0017】また、本発明においては、前記所定の熱伝導率が、 $100\text{ W/m}\cdot\text{K}$ 以下に設定され、また、前記所定の熱伝導率を有する材料が、ニッケル又はパラジウムからなることが好ましい。

【0018】また、本発明においては、前記電極パッド

と接続されるスルーホールと該電極パッドとを繋ぐ配線が、所定の長さ以上、好ましくは 10 mm 以上となるように形成される構成とすることもできる。

【0019】また、本発明においては、前記電極パッドと接続されるスルーホールと該電極パッドとを繋ぐ配線の少なくとも一部が、所定の断面積以下、好ましくは 0.0035 mm^2 以下となるように形成される構成とすることもできる。

【0020】また、本発明においては、前記回路基板が多層配線基板からなり、前記表面実装部品の実装位置直下を含む領域の内層の全部又は一部に、ベタパターン形成が禁止される領域を有する構成とすることもできる。

【0021】本発明の表面実装部品は、回路基板に実装される表面実装部品であって、前記表面実装部品の端子の少なくとも一部が、熱膨張率の異なる複数の材料の積層構造を有し、かつ、前記回路基板側に熱膨張率の小さい材料からなる層が配設され、前記回路基板裏面のフローはんだ付けの際の温度上昇により、前記端子が前記回路基板を押圧する方向に変形するものであり、前記端子の屈曲部に、前記端子の主構成元素とは熱膨張率の異なる材料からなる層が配設されている構成とすることができる。

【0022】また、本発明の表面実装部品は、回路基板に実装される表面実装部品であって、前記表面実装部品の端子の少なくとも表面が、Cuよりも熱伝導率の高い所定の材料で形成され、前記回路基板裏面のフローはんだ付けの際に、前記端子の接合部に流入する熱の前記表面実装部品本体への移動が促進されるものであり、前記所定の材料が、Agを含む構成とすることができる。

【0023】本発明の電子機器は、上記前記回路基板、又は、上記表面実装部品の少なくとも一方を用いて形成されるものである。

【0024】本発明の回路基板の実装方法は、表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、前記フローはんだ付け工程の際に、少なくとも、前記表面実装部品と前記回路基板との接合部近傍を冷却し、前記接合部の温度を該接合部に形成される化合物層の融点温度以下に維持するものである。

【0025】また、本発明の回路基板の実装方法は、表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、前記フローはんだ付け工程の際に、前記表面実装部品の少なくとも上面を含む領域にヒートシンク材を配設し、前記表面実装部品と前記回路基板との接合部の温度を該接合部に形成される化合物層の融点温度以下に維持するものであり、前記ヒートシンク材を、前記表面実装部品の端子、又は、前記接合部のはんだに接触させる構成とすることができる。

【0026】また、本発明の回路基板の実装方法は、表面実装部品を実装した後、前記表面実装部品搭載面と反対の裏面側にフローはんだ付けを行う回路基板の実装方法において、前記フローはんだ付け工程の際に、少なくとも、前記表面実装部品と前記基板との接合部近傍を温め、前記接合部のはんだ全体を溶融するものである。

【0027】また、本発明の回路基板の実装方法は、表面実装部品を実装した後、前記表面実装部品搭載面と反対側の裏面にフローはんだ付けが行われる回路基板の実装方法において、前記フローはんだ付け工程の際に、前記回路基板裏面の、前記表面実装部品と接続されるスルーホール、ランド、配線、または、前記表面実装部品の直下の少なくとも一を含む領域に、熱伝達を抑制する部材を配設するものであり、前記熱伝達を遮断する部材が、断熱テープ又は樹脂からなる構成とすることができる。

【0028】このように、本発明は上記構成により、表面実装部品を実装後、回路基板の裏面にフローはんだ付けを行う際に、表面実装部品の端子接合部の温度を該接合部に形成される化合物層の溶融温度以下に抑制し、又は、化合物層が溶融した場合に、はんだ全体を溶融したり端子を回路基板側に屈曲させ、表面実装部品の端子と回路基板の電極パッドとの接続信頼性の向上を図ることができる。

【0029】

【発明の実施の形態】本発明に係る回路基板は、その好ましい一実施の形態において、回路基板の表面側に表面実装部品が実装され、裏面側にフローはんだ付けが行われる回路基板であって、表面実装部品のリードとパッドのはんだ接合部には、はんだとパッド又はリードとを構成する元素を含む化合物層が形成され、表面実装部品を実装後、回路基板の裏面にフローハンダ付けを行う際に、化合物層の温度上昇を該化合物層の溶融温度以下に抑制する手段、又は、化合物層が溶融した場合に、該化合物層における剥離を抑制する手段を設けることにより、リードとパッドとの接続信頼性を向上させるものである。以下に添付した図面を参照して詳細に説明する。なお、回路基板の製造方法は従来技術と同様であるので説明を省略する。

【0030】【実施の形態1】本発明の第1の実施形態に係る回路基板は、図1乃至図8に示すように、回路基板に形成されるスルーホールの内壁、スルーホールのランド又はスルーホール内部に充填される部材の少なくとも一を所定の熱伝導率以下の材料で形成することにより、フロー実装時におけるスルーホールを介して伝達される熱の伝導を抑制するものであり、熱伝達経路に熱伝導率の低い材料を配設することにより、配線を伝わって表面実装部品のリード接合部のはんだに流入する熱を抑え、リード接合部に形成された化合物層の溶融を防止するものである。

【0031】ここで、スルーホールの内壁、ランド又はスルーホール内部に充填される部材の熱伝導率は低いほど良いが、電気伝導性の良好な金属を選択する必要がある、これらを総合的に勘案するとニッケル、パラジウム等が好ましく、ニッケルの熱伝導率が $58 \sim 90 \text{ W/m} \cdot \text{K}$ 、パラジウムの熱伝導率が $76 \text{ W/m} \cdot \text{K}$ であることから、熱伝導率を $100 \text{ W/m} \cdot \text{K}$ 以下とすれば化合物層の溶融に起因する剥離等を抑制することができる。なお、具体的な構成については、第1乃至第5の実施例において詳述する。

【0032】【実施の形態2】本発明の第2の実施形態に係る回路基板は、図9乃至図22に示すように、回路基板に形成されるスルーホールと表面実装部品のリードが接合されるパッドとの間の配線の少なくとも一部を所定の熱伝導率以下の材料で形成するか、配線の長さを所定の値以上とするか、又は、配線の断面積を所定の値以下とすることにより、フロー実装時におけるスルーホールを介して伝達される熱の伝導を抑制するものであり、配線を伝わって表面実装部品のリード接合部のはんだに流入する熱を抑え、リード接合部に形成された化合物層の溶融を防止するものである。

【0033】ここで、配線の熱伝導率は前記した第1の実施形態と同様に $100 \text{ W/m} \cdot \text{K}$ 以下が好ましく、また、本願発明者の実験によれば、配線長を 10 mm 以上、又は配線の断面積を 0.0035 mm^2 以下とすれば、リード接合部の剥離等が生じないことを確認している。なお、具体的な構成については、第6乃至第18の実施例において詳述する。

【0034】【実施の形態3】本発明の第3の実施形態に係る回路基板は、図23乃至図26に示すように、多層配線基板の表面実装部品が実装される領域の少なくとも一部に内層ベタパターンを形成しない領域を設けることにより、フロー実装時に多層配線基板を横断して伝達される熱の伝導を抑制するものであり、多層配線基板内部を伝わって表面実装部品のリード接合部のはんだに流入する熱を抑え、リード接合部に形成された化合物層の溶融を防止するものである。なお、具体的な構成については、第19乃至第21の実施例において詳述する。

【0035】【実施の形態4】本発明の第4の実施形態に係る回路基板は、図27乃至図30に示すように、フロー実装に際して回路基板を窒素ガス等を用いて上部から冷却したり、回路基板裏面に耐熱テープや樹脂を設け、フローはんだからの熱の流入を抑えることにより、リード接合部に形成された化合物層の溶融を防止するものである。なお、具体的な構成については、第22及び第23の実施例において詳述する。

【0036】【実施の形態5】本発明の第5の実施形態に係る回路基板は、図31に示すように、フロー実装に際して回路基板をパネルヒータ等により上部から温め、リード接合部に形成された化合物層のみならず、リード

接合部のはんだ全体を熔融して、化合物層のみが熔融した場合に生じる剥離を防止するものである。なお、具体的な構成については、第24の実施例において詳述する。

【0037】【実施の形態6】本発明の第6の実施形態に係る回路基板は、図32に示すように、表面実装部品のリードを熱膨張率の異なる2種以上の材料で形成し、接合部の温度上昇時にリードがパッドを押圧するように材料の組み合わせを選択することにより、リード接合部の化合物層が熔融した場合においても、リードの剥離を防止するものである。なお、具体的な構成については、第25の実施例において詳述する。

【0038】【実施の形態7】本発明の第7の実施形態に係る回路基板は、図33乃至図36に示すように、表面実装部品のリードを熱伝導率の高い材料で形成してリード接合部に流入した熱を表面実装基板本体側に移動しやすくしたり、表面実装部品の上部にヒートシンクを設けて熱容量を大きくすることによって、リード接合部に形成された化合物層の熔融を防止するものである。なお、具体的な構成については、第26及び第27の実施例において詳述する。

【0039】

【実施例】上記した本発明の実施の形態についてさらに詳細に説明すべく、本発明の実施例について図面を参照して説明する。

【0040】【実施例1】まず、本発明の第1の実施例に係る回路基板について、図1、図6乃至図8を参照して説明する。図1は、本実施例の回路基板の一部を模式的に示す断面図であり、図6乃至図8は、本実施例の効果を説明するための図である。図1に示すように、本実施例の回路基板は、スルーホール2aが形成された回路基板1の表面に表面実装部品6が実装され、表面実装部品6のリード5と回路基板1のパッド7とは、はんだ8によって接続されている。また、スルーホール2aとパッド7とは、ランド3及び配線4によって接続されている。

【0041】ここで、本実施例では、太線で示したスルーホール2aを熱伝導率が所定の値以下、具体的には $100\text{ W/m}\cdot\text{K}$ 以下のニッケル、パラジウム等の材料によって形成することを特徴としており、上記構成により、フローはんだ付け時にスルーホール2a及びスルーホール2aに充填されるはんだ9から、配線4を伝わって表面実装部品6用のパッド7、はんだ8、リード5に伝わる熱量を小さくすることができ、リード5とはんだ8或いはパッド7とはんだ8との間の剥離を抑制することができる。

【0042】また、スルーホール2aとして、例えばニッケルを用いた場合、ニッケルは銅と比較してはんだとの濡れ性が悪いため、図1に示すようにスルーホール2aにはんだ9が充填されにくくなり、その結果、パッド

7、はんだ8、リード5に伝わる熱量を小さくすることができる。これにより、パッド7、はんだ8、及びリード5の温度を、例えばパッド7又はリード5とはんだ8との界面に形成される化合物層の熔融温度である 174°C 以下に抑えることができ、表面実装部品のリード5とはんだ8或いはパッド7とはんだ8との間の剥離を更に抑制することができる。

【0043】ここで、フローはんだ付け時に上記パッド7、はんだ8及びリード5の温度が 174°C 以下となるような条件にて電子機器を製造した場合の効果について、実験データ（図6乃至図8）を用いて具体的に解説する。まず、本実施例の構造の回路基板1と従来構造の回路基板上に表面実装部品（ 28 mm □、端子ピッチ 0.5 mm 、 208 pin QFP ）を、無鉛はんだ（ $\text{Sn}-3.0\text{ Ag}-0.5\text{ Cu}$ ）を用いてリフローはんだ付けした。その後、同じく無鉛はんだ（ $\text{Sn}-3.0\text{ Ag}-0.5\text{ Cu}$ ）を用いてフローはんだ付けを実施し、前記表面実装部品のはんだ接合部の剥離の有無を確認した。剥離の確認には光学顕微鏡及びSEMを用い、外観観察及び断面観察を行った。

【0044】この実験の結果、スルーホールをCuで形成した従来構造の回路基板では、フローはんだ付け時に、パッド7、はんだ8及びリード5の温度がはんだ8とパッド7の界面に形成された化合物層を熔融する温度（ 175°C ）以上になり、はんだ8とリード5との界面で剥離が発生する場合があるが、スルーホール2aをニッケルで形成した本実施例の回路基板1では、フローはんだ付け時に、スルーホール2aの熱伝導率が低いため、パッド7、はんだ8及びリード5の温度を低く（ 174°C 以下）抑えることができ、一切剥離は確認されなかった。

【0045】この結果を図7及び図8の断面写真（図1のA-A'線の断面）で説明する。リード5が 175°C となる条件（従来構造）でのリード5の断面を示す図7からわかるように、はんだ8とパッド7との間に隙間が発生しており、この隙間により電子機器の信頼性が著しく低下するという不具合が生じる。これに対し、表面実装部品のリード5が 165°C となる条件（本実施例の構造）での端子5の断面を示す図8からわかるように、はんだ8とリード5及びパッド7との間に特に異常は認められず、本実施例の構成は表面実装部品リード接合部の剥離に対して有効であることがわかる。

【0046】このように、表面実装型部品と挿入型部品が混在するような電子機器において、無鉛はんだを用いてはんだ付けを実施する場合、本実施例の回路基板1ではスルーホール2aを熱伝導率の低い材料で形成することにより、フローはんだ時にリード5部分に流入する熱を少なくし、温度上昇を抑えることができるため、従来多発したリード接合部の剥離を抑制することができ、高信頼性の電子機器を製造することができる。

【0047】〔実施例2〕次に、本発明の第2の実施例に係る回路基板について、図2を用いて説明する。図2は、第2の実施例の回路基板の一部を模式的に示す断面図である。なお、本実施例は、スルーホール2a内壁のみならず内部全体を熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下のニッケル、パラジウム等の材料にて充填することを特徴とするものである。

【0048】本実施例の場合も、前記した第1の実施例と同様に、フローはんだ付け時に、スルーホール2aからリード5に伝導する熱を抑制することができるとともに、スルーホール2aにフロー実装のはんだ9が充填されないために、はんだ9から直接受ける熱量を低減することができる。したがって、リード接合部の剥離を抑える効果がある。

【0049】〔実施例3〕次に、本発明の第3の実施例に係る回路基板について、図3を用いて説明する。図3は、第3の実施例の回路基板の一部を模式的に示す断面図である。なお、本実施例は、スルーホール2周囲のランド3aを熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下のニッケル、パラジウム等の材料にて形成することを特徴とするものである。この場合も前記した第1及び第2の実施例と同様に、フロー実装時にはんだ9及びスルーホール2から配線4を介してリード5に伝わる熱量を低減することができ、リード接合部の温度上昇を抑え、剥離を抑える効果がある。

【0050】〔実施例4〕次に、本発明の第4の実施例に係る回路基板について、図4を用いて説明する。図4は、第4の実施例の回路基板の一部を模式的に示す断面図である。なお、本実施例は、スルーホール2a及びランド3aを熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下、かつ、はんだの濡れ性の悪いニッケル等の材料にて形成したことを特徴とするものである。

【0051】スルーホール2aを、例えばニッケルで作製する場合、銅と比較してはんだとの濡れ性が悪く、スルーホール2にはんだ9が充填されにくくなり、パッド7、はんだ8、リード5に伝わる熱量が小さくなる。この場合も前記した第1乃至第3の実施例と同様に、フローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0052】〔実施例5〕次に、本発明の第5の実施例に係る回路基板について、図5を用いて説明する。図5は、第5の実施例の回路基板の一部を模式的に示す断面図である。なお、本実施例は、スルーホール2aを熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料にて充填すると共に、ランド3aも熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料にて形成することを特徴とするものである。この場合も前記した第1乃至第4の実施例と同様に、フローはんだ付け時の熱伝導を抑制するとともに、スルーホール2にはんだ9が充填されないため、はんだから直接受ける熱量を低減することができ、

リード接合部の剥離を抑える効果がある。

【0053】〔実施例6〕本発明の第6の実施例に係る回路基板について、図9を参照して説明する。図9は、第6の実施例の回路基板に電子部品が実装された状態を示す上面図である。なお、本実施例は、ランド3、パッド7及び配線4を熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料、例えば、ニッケル、パラジウム等を用いて形成する事を特徴とするものである。

【0054】上記構成により、フローはんだ付け時にスルーホール2及びスルーホール2に充填されるはんだ9から、表面実装部品用のパッド7、はんだ8、リード5に伝わる熱量が、銅配線を用いた場合よりも小さくなる。これにより、パッド7、はんだ8、及びリード5の温度を、例えばパッド7又はリード5とはんだ8との界面に形成される化合物層の溶融温度である 174°C 以下に抑えることができ、表面実装部品6のリード5とはんだ8或いはパッド7とはんだ8との間の剥離が抑制できる。なお、パッド7とはんだとの濡れ性を考慮して、パッド7上に金フラッシュ処理等を施しても良い。

【0055】〔実施例7〕次に、本発明の第7の実施例に係る回路基板について、図10を用いて説明する。図10は、第7の実施例の回路基板に電子部品が実装された状態を示す上面図である。なお、本実施例は、ランド3、配線4及びパッド7の一部（表面実装部品6のリード5と接続される部分）について、熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料にて形成したことを特徴とするものである。この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。なお、はんだ8とパッド7との濡れ性を考慮してパッド7表面に金フラッシュ処理等を施しても良いのは前記した第6の実施例と同様である。

【0056】〔実施例8〕次に、本発明の第8の実施例に係る回路基板について、図11を用いて説明する。図11は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、ランド3とパッド7との間に形成された配線4aの全区間を熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料にて形成したものであり、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0057】〔実施例9〕次に、本発明の第9の実施例に係る回路基板について、図12を用いて説明する。図12は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、ランド3とパッド7との間に形成された配線4の一部区間を熱伝導率が所定の値（ $100\text{W/m}\cdot\text{K}$ ）以下の材料にて形成したものであり、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0058】〔実施例10〕次に、本発明の第10の実施形態に係る回路基板について、図13を用いて説明する。図13は、ランド3とパッド7aとの間の領域を

拡大した平面図である。なお、本実施例は、ランド3とパッド7との間に形成された配線4aの全区間及びパッド7aを熱伝導率が所定の値($100\text{ W/m}\cdot\text{K}$)以下の材料にて形成したことを特徴とするものである。この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。なお、はんだとパッド7との濡れ性を考慮してパッド7表面に金フラッシュ処理等を施しても良い。

【0059】【実施例11】次に、本発明の第11の実施例に係る回路基板について、図14を用いて説明する。図14は、ランド3aとパッド7との間の領域を拡大した平面図である。なお、本実施例は、ランド3aとパッド7との間に形成された配線4aの全区間及びランド3aを熱伝導率が所定の値($100\text{ W/m}\cdot\text{K}$)以下の材料にて形成したことを特徴とするものである。この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0060】【実施例12】次に、本発明の第12の実施例に係る回路基板について、図15を用いて説明する。図15は、ランド3aとパッド7aとの間の領域を拡大した平面図である。なお、本実施例は、ランド3aとパッド7aとの間に形成された配線4aの全区間及びランド3a、パッド7aを熱伝導率が所定の値($100\text{ W/m}\cdot\text{K}$)以下の材料にて形成したものであり、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0061】【実施例13】次に、本発明の第13の実施例に係る回路基板について、図16、図22及び図41を参照して説明する。図16は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、ランド3とパッド7をつなぐ配線4bの長さを所定の値(10 mm)以上となるように形成する事を特徴とするものである。

【0062】上記構成により、フローはんだ付け時にスルーホール2及びスルーホール2に充填されるはんだ9から、配線4bを介して表面実装部品用のパッド7、はんだ8、リード5に伝わる熱量を、配線4bの長さに応じて小さくすることができる。これにより、パッド7、はんだ8、及びリード5の温度を化合物層の熔融温度である 174°C 以下に抑えることができ、表面実装部品のリード5とはんだ8或いはパッド7とはんだ8との間の剥離が抑制できる。

【0063】ここで、フローはんだ付け時に上記パッド7、はんだ8及びリード5の温度が 174°C 以下となる条件にて電子機器を製造した場合の効果について、実験データ(図22)を用いて具体的に解説する。まず、銅配線基板上に表面実装部品(28 mm □、端子ピッチ 0.65 mm 、 168 pin QFP)を、無鉛はんだ($\text{Sn}-3.0\text{ Ag}-0.5\text{ Cu}$)を用いてリフローはんだ付けした。その後、同じく無鉛はんだ($\text{Sn}-3.0\text{ Ag}-0.5\text{ Cu}$)を用いてフローはんだ付けを実施し、前記表面実装部品のはんだ接合部の剥離有無を確認した。剥離の確認には光学顕微鏡及びSEMを用い、外観観察及び断面観察を行った。

【0064】この実験の結果、図22(a)に示す長さ 3 mm の配線4(従来例)では、リード温度が 189°C となり、リード5とはんだ8との間及びパッド7とはんだ8との間に剥離が発生した。しかしながら、図22(b)に示す長さを 11 mm の配線4b(本実施例)では、リード5の温度が 168°C となり、剥離は求められず、本実施例の効果を確認することができた。

【0065】また、配線4の材料としてCu材とNi材を用いた場合の配線長と温度との関係を図41に示す。図41は、配線4の初期温度と 100°C とし、配線4の一端の温度を 250°C に上げてから4秒後の他端の温度をシミュレーションにより求めたものである。図41から分かるように、配線4として熱伝導率が高いCu材(黒丸印)を用いた場合には、配線4を伝って急速に熱が伝導するため、4秒後には両端の温度が同じになってしまうが、熱伝導率の小さいNi材(黒四角印)を用いた場合には、熱の伝導が抑制されて 10 mm 程度ではば一定の値となり、他端の温度は低く保たれることがわかる。この結果から、配線長は 10 mm 以上が好ましいことが確認された。

【0066】【実施例14】次に、本発明の第14の実施例に係る回路基板について、図17を用いて説明する。図17は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、配線4cの断面積を 0.0035 mm^2 以下となるように形成したことを特徴とするものである。この場合も第13の実施例と同様の結果を得られ、フローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0067】【実施例15】次に、本発明の第15の実施例に係る回路基板について、図18を用いて説明する。図18は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、配線4の一部区間のみ断面積が 0.0035 mm^2 以下となるように形成したことを特徴とするものである。この場合も前記した第13及び第14の実施例と同様の結果を得られ、フローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0068】【実施例16】次に、本発明の第16の実施例に係る回路基板について、図19を用いて説明する。図19は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、配線4dの総延長が 10 mm 以上となるように形成し、かつ、配線4dの断面積を 0.0035 mm^2 以下としたことを特徴とするものである。この場合も第13乃至第15の実施例と同様の結果が得られ、フローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0069】【実施例17】次に、本発明の第17の実施例に係る回路基板について、図20を用いて説明する。図20は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、配線4dの総延長が10mm以上となるように形成し、かつ配線4dの一部の断面積を 0.0035mm^2 以下にしたものである。この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0070】【実施例18】次に、本発明の第18の実施例に係る回路基板について、図21を用いて説明する。図21は、ランド3とパッド7との間の領域を拡大した平面図である。なお、本実施例は、配線4bがランド3とパッド7の間で直線にて結ばれない場合に、配線4bの総延長が10mm以上となるように形成したことを特徴とするものであり、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0071】なお、配線パターンは、図21の形態に限定されるわけではなく、配線4bの全域あるいはその一部の断面積を 0.0035mm^2 以下にすることでより効果的に熱伝導を抑制することができることは言うまでもない。

【0072】【実施例19】本発明の第19の実施例に係る回路基板について、図23及び図24を参照して説明する。図23は第19の実施例の回路基板に電子部品が実装された状態を示す上面図、図24は図23のB-B'断面図である。なお、回路基板の製造方法は従来技術と同様であるので説明を省略する。本実施例は、図23及び図24に示す表面実装部品6の実装位置直下の基板部分を内層ベタパターン禁止領域13とする事を特徴とするものである。

【0073】上記構成により、フローはんだ付け時にスルーホール2及びスルーホール2に充填されるはんだ9から、内層配線11、絶縁層12を通して、パッド7、はんだ8、リード5に伝わる熱量が減少する。また、フロー時に溶剤レジスト10に接触するはんだから絶縁層12、内層配線11に伝わる熱量も減少するため、基板中の内層ベタパターン禁止領域13部分の温度が低下し、従ってパッド7、はんだ8、リード5の温度も低下する。これにより、パッド7、はんだ8、及びリード5の温度を化合物層の熔融温度である 174°C 以下に抑えることで、表面実装部品のリード5とはんだ8或いはパッド7とはんだ8との間の剥離が抑制できる。

【0074】【実施例20】次に、本発明の第20の実施例に係る回路基板について、図25を用いて説明する。図25は、内層ベタパターン禁止領域13をパッド端7bの外側まで拡張して形成したものである。内層ベタパターン禁止領域13は、パッド端7bより内側を含んでいれば良く、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0075】【実施例21】次に、本発明の第21の実施例に係る回路基板について、図26を用いて説明する。図26は、内層ベタパターン禁止領域13を内層配線11の一部に適用したものであり、この場合もフローはんだ付け時の熱伝導を抑制し、リード接合部の剥離を抑える効果がある。

【0076】【実施例22】次に、本発明の第22の実施例に係る回路基板について、図27を用いて説明する。本実施例は、表面実装部品のリード周囲およびリード接合部のはんだ周囲あるいは配線、スルーホール、ランド等を冷却することを特徴とするものである。図27に示すように、例えば、フローはんだ付け時に回路基板1をはさんで、はんだ槽19とは反対側にノズルあるいはファン15を設け、窒素やエア16を吹き付けるものである。リード周囲およびはんだ周囲あるいは配線、スルーホール、ランド等を冷却する事により、リード接合部のはんだの温度上昇を抑制する事ができ、リード又はパッドとはんだとの界面に形成される化合物層の熔融を防ぎ、リード接合部の剥離を抑える効果がある。

【0077】【実施例23】次に、本発明の第23の実施例に係る回路基板について、図28乃至図30を用いて説明する。本実施例は、回路基板1の表面実装型部品6搭載面とは反対の非搭載面の表面実装型部品6、リード5およびはんだ8の直下部分、あるいはスルーホール2、ランド3部分のいずれか、またはすべてを含む部分に、図28及び図29に示すように、熱伝導を低減する耐熱テープ20（アルミテープ）または熱伝導率の低い樹脂あるいは溶剤レジスト21で覆うものである。

【0078】なお、図28及び図29は、表面実装部品6が実装される領域近傍のみを図示しており、回路基板1には、図30に示すようにフローはんだ付けによって挿入部品26が実装される領域も形成されている。従って、上記耐熱テープ20又は樹脂21は、少なくとも挿入部品26が実装されるスルーホール2を除く領域に形成することが好ましいが、樹脂21を表面実装部品6と接続されるスルーホール2領域に形成するのみでも、スルーホール2内へのはんだ9の流入を防止することをでき、熱伝導を抑制する効果は期待できる。

【0079】このように、本実施例の構成により、フローはんだ付け時の熱伝導を抑制し、また、表面実装部品6のリードと接続されるスルーホール内にはんだが流入することを防止することができ、リード接合部の剥離を抑える効果がある。

【0080】【実施例24】次に、本発明の第24の実施例に係る回路基板について、図31を用いて説明する。本実施例は、リード5周囲およびはんだ8周囲を上昇させることを特徴とするものである。図31のように、フローはんだ付け時に回路基板1をはさんで、はんだ槽19とは反対側にパネルヒータ、温風等の加熱手段を設け、回路基板1全体あるいは雰囲気温度あるいはリ

ード5周囲およびはんだ8周囲を温める事により、リード接合部に形成される化合物層のみならず、はんだ8全体を溶融し、実装部品等の反りによるリード接合部の剥離を抑える効果がある。

【0081】〔実施例25〕次に、本発明の第25の実施例に係る回路基板について、図32を用いて説明する。本実施例は、回路基板1に実装する表面実装部品6において、表面実装部品6のリード5を2層構造とし、回路基板1側に配置される第1の層23をNi等の熱膨張係数の大きい材料、第1の層23上部に配置される第2の層24を銅等の熱膨張係数の小さい材料で形成することを特徴とするものである。この場合、フローはんだ付けの際に、加熱による熱膨張係数の違いによりリード5を回路基板1側に押し付ける方向に力が働くため、リード接合部の剥離を抑える効果がある。

【0082】なお、第2の層24が第1の層23よりも熱膨張係数の大きくなるような材料の組み合わせであれば良く、第1の層23を42アロイとし、第2の層24をNiとしても同様の効果を奏することができる。また、リード5は、2層以上の複数層の積層構造としても良いし、第1の層あるいは第2の層のいずれかになり得る片面にめっき加工で設けることも可能である。

【0083】更に、リード5の全体を熱膨張係数の異なる材料の積層構造とする場合に限らず、リード5の屈曲部分のみに熱膨張係数の異なる材料を部分的に形成（例えば、屈曲部の上側に熱膨張係数の大きい材料を形成したり、屈曲部の下側に熱膨張係数の小さい材料を形成）し、温度上昇時にリード5が回路基板1側に押圧されるような構成とすることもできる。

【0084】〔実施例26〕次に、本発明の第26の実施例に係る回路基板について、図33を用いて説明する。本実施例は、回路基板1に実装する表面実装部品6のリード5aを熱伝導率の高い材料、例えば、通常用いられるCu（100℃における熱伝導率395W/m・K）よりも熱伝導率の高いAg（100℃における熱伝導率422W/m・K）等で形成することを特徴とするものである。この場合、フローはんだ付けに際し、リード接合部のはんだ8に流入した熱をリード5aを通して表面実装部品6側に効率よく逃がすことができるため、リード接合部の温度上昇を抑え、合金化層の溶融を防止することができ、リード接合部の剥離を抑える効果がある。

【0085】〔実施例27〕次に、本発明の第27の実施例に係る回路基板について、図34乃至図36を用いて説明する。本実施例は、回路基板1に実装する表面実装部品6上にヒートシンク等の熱容量の大きい部材を設け、フローはんだ付け時にリード接合部に流入した熱を吸収してはんだ8の温度上昇を抑制することを特徴とするものである。具体的には、図34に示すように、表面実装部品6上の上にヒートシンク25を設け、部品本体

の熱容量を大きくし、リード5からの熱を吸収しやすくするものである。また、図35は、更にヒートシンク25の端部をリード5に接触させる構造、図36はヒートシンク25の端部をはんだ8に接触させる構造であり、熱の吸収をより促進させるものである。このように、ヒートシンク25を設けることにより、リード接合部のはんだ8に流入した熱をリード5を通して表面実装部品6で効率よく吸収することができるため、はんだ8の温度上昇を抑えることができ、リード接合部の剥離を抑える効果がある。

【0086】また、このヒートシンク25は、リード5から流入した熱を吸収するのみならず、重りとしての機能も有し、フローはんだ付け時に化合物層やはんだ8が溶融した場合に、リード5を回路基板1側に押しつける働きも有するため、リード接合部の剥離を更に抑制することが可能となる。

【0087】なお、ヒートシンク25の材料としては熱容量の大きい金属等の任意の材料を用いることができる。ヒートシンク25を金属で形成した場合、図35及び図36に示した形態ではリード5がショートしてしまうため、フローはんだ付け時のみヒートシンク25を装着することが好ましく、また、セラミックス等の絶縁性部材を用いても良い。また、図36の形態では、ヒートシンク25ははんだ8に接触するため、その部材としてははんだとの濡れ性の悪い材料を選択することが好ましい。

【0088】以上示した実施例は、いずれかを選択して単独で実施することも可能であり、また、適宜組み合わせで実施することも可能である。

【0089】

【発明の効果】以上説明したように、本願発明によれば、スルーホール、表面実装部品用電極パッド及びこれらを結ぶ配線を備え、前記電極パッドに表面実装部品が無鉛はんだを用いて実装される回路基板において、スルーホール、ランド、配線の少なくとも一を熱伝導率が所定の値（100W/m・K）以下の材料にて形成するという基本構成に基づき、フローはんだ付け時にスルーホールおよびスルーホールに充填されるはんだから電極パッドに伝わる熱量を低下させる事により、表面実装部品電極の温度上昇を抑え、リード接合部の剥離を抑制する効果を奏する。

【0090】また、本願発明によれば、スルーホール、表面実装部品用電極パッド及びこれらを結ぶ配線を備え、電極パッドに表面実装部品が無鉛はんだを用いて実装される回路基板において、配線の長さを所定の値（10mm）以上としたり、配線の断面積を所定の値（0.0035mm²）以下で形成するという基本構成に基づき、フローはんだ付け時にスルーホールおよびスルーホールに充填されるはんだから電極パッドに伝わる熱量を低下させる事により、表面実装部品電極の温度上昇を抑

え、リード接合部の剥離を抑制する効果を奏する。

【0091】また、本願発明によれば、スルーホール、表面実装部品用電極パッド及びこれらをつなぐ配線を備え、電極パッドに表面実装部品が無鉛はんだを用いて実装される多層基板において、表面実装部品直下の回路基板内層の全部又は一部をベタパターンの配置禁止領域とするという基本構成に基づき、フローはんだ付け時にスルーホール、スルーホールに充填されるはんだから前記内層ベタパターン、絶縁層を介して電極パッドに伝わる熱量を低下させる事により、表面実装部品電極の温度上昇を抑え、リード接合部の剥離を抑制する効果を奏する。

【0092】そして、表面実装部品電極の温度上昇を、表面実装部品のリード又は回路基板の電極パッドとはんだとの界面に形成される化合物層の溶解温度である174℃以下に抑える事により、無鉛はんだを用いて表面実装をした後にフロー実装する事により発生するリード接合部の剥離を抑制できる回路基板を提供する事ができる。

【0093】なお、本発明は上記各実施の形態に限定されず、本発明の技術思想の範囲内において、各実施の形態は適宜変更され得る事は明らかである。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係る回路基板の構造を示す断面図である。

【図2】本発明の第2の実施例に係る回路基板の構造を示す断面図である。

【図3】本発明の第3の実施例に係る回路基板の構造を示す断面図である。

【図4】本発明の第4の実施例に係る回路基板の構造を示す断面図である。

【図5】本発明の第5の実施例に係る回路基板の構造を示す断面図である。

【図6】本発明の効果を説明するための図であり、従来例と本発明との比較実験データである。

【図7】図6の実験データに基づく、従来例の製造不良発生を示す断面写真である。

【図8】図6の実験データに基づく、本発明の第1の実施例の効果をj示す断面写真である。

【図9】本発明の第6の実施例に係る回路基板の構造を示す上面図である。

【図10】本発明の第7の実施例に係る回路基板の構造を示す上面図である。

【図11】本発明の第8の実施例に係る回路基板の構造を示す上面拡大図である。

【図12】本発明の第9の実施例に係る回路基板の構造を示す上面拡大図である。

【図13】本発明の第10の実施例に係る回路基板の構造を示す上面拡大図である。

【図14】本発明の第11の実施例に係る回路基板の構

造を示す上面拡大図である。

【図15】本発明の第12の実施例に係る回路基板の構造を示す上面拡大図である。

【図16】本発明の第13の実施例に係る回路基板の構造を示す上面拡大図である。

【図17】本発明の第14の実施例に係る回路基板の構造を示す上面拡大図である。

【図18】本発明の第15の実施例に係る回路基板の構造を示す上面拡大図である。

10 【図19】本発明の第16の実施例に係る回路基板の構造を示す上面拡大図である。

【図20】本発明の第17の実施例に係る回路基板の構造を示す上面拡大図である。

【図21】本発明の第18の実施例に係る回路基板の構造を示す上面拡大図である。

【図22】従来例と本発明の比較写真である。

【図23】本発明の第19の実施例に係る回路基板の構造を示す上面図である。

20 【図24】本発明の第19の実施例に係る回路基板の構造を示す断面図である。

【図25】本発明の第20の実施例に係る回路基板の構造を示す断面図である。

【図26】本発明の第21の実施例に係る回路基板の構造を示す断面図である。

【図27】本発明の第22の実施例に係るフローはんだ付けの様子を示す断面図である。

【図28】本発明の第23の実施例に係る回路基板の構造を示す断面図である。

30 【図29】本発明の第23の実施例に係る回路基板の構造を示す断面図である。

【図30】本発明の第23の実施例に係る回路基板の構造を示す断面図である。

【図31】本発明の第24の実施例に係るフローはんだ付けの様子を示す断面図である。

【図32】本発明の第25の実施例に係る回路基板の構造を示す断面図である。

【図33】本発明の第26の実施例に係る回路基板の構造を示す断面図である。

40 【図34】本発明の第27の実施例に係る回路基板の構造を示す断面図である。

【図35】本発明の第27の実施例に係る回路基板の構造を示す断面図である。

【図36】本発明の第27の実施例に係る回路基板の構造を示す断面図である。

【図37】従来の回路基板を示す上面図である。

【図38】従来の回路基板を示す上面拡大図である。

【図39】従来の回路基板を示す断面図である。

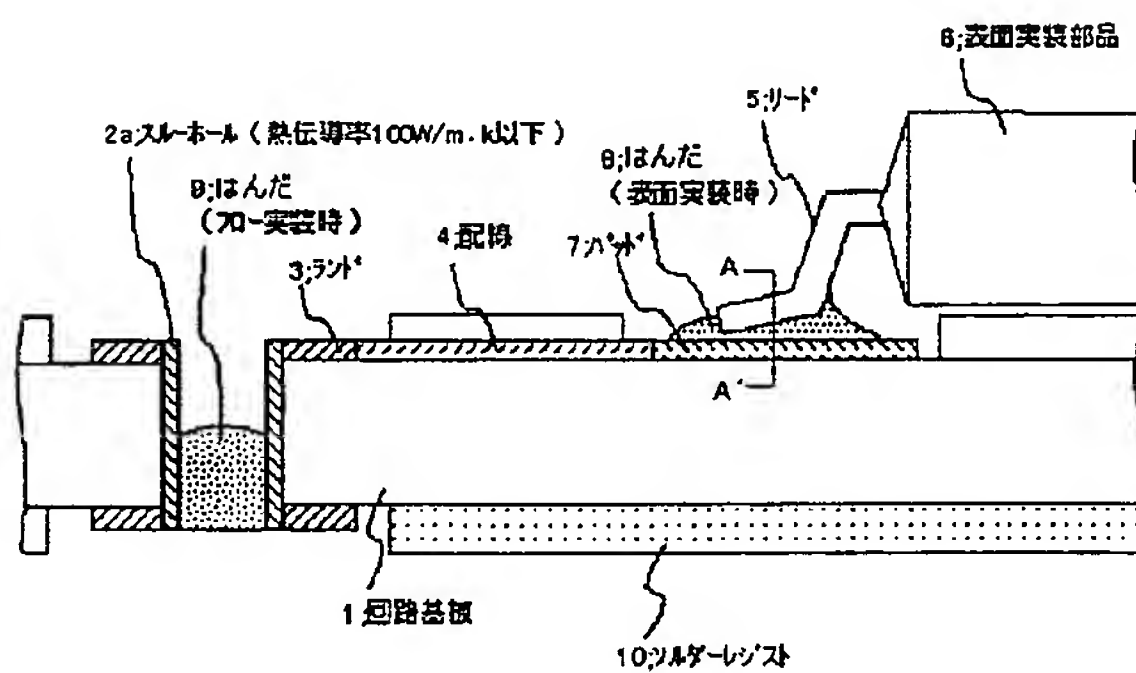
【図40】従来の多層配線基板を示す断面図である。

【図41】本発明の効果を説明するための図である。

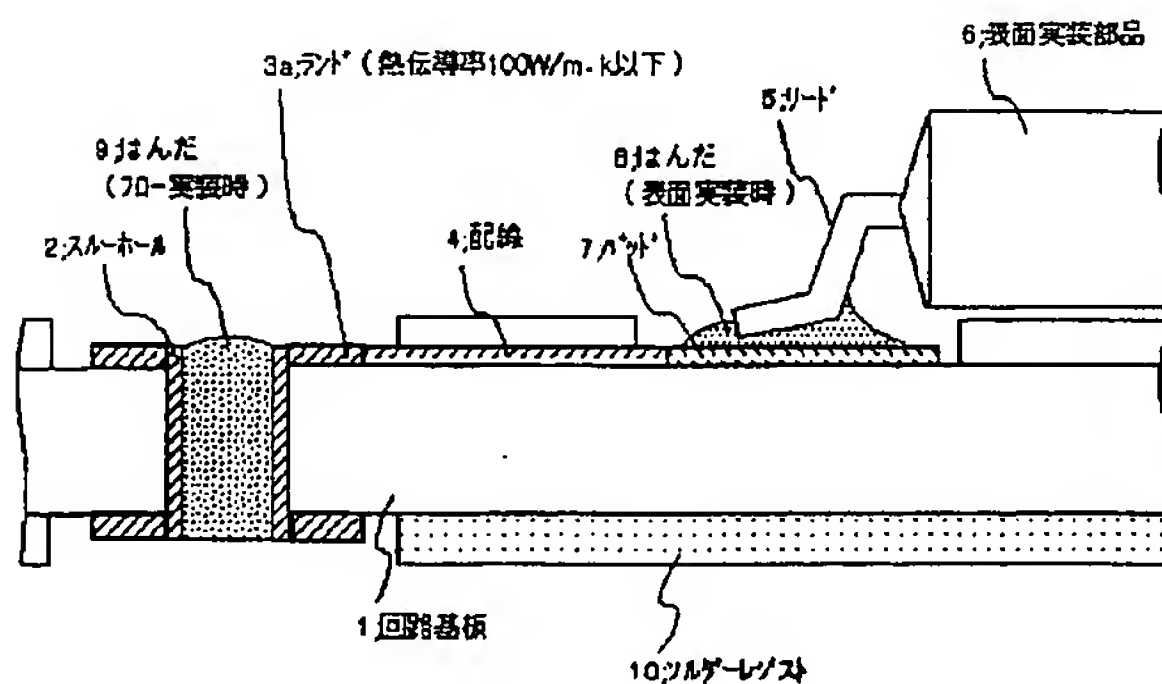
50 【符号の説明】

- 1 回路基板
- 2 スルーホール
- 2a スルーホール (熱伝導率 $100\text{ W/m}\cdot\text{K}$ 以下)
- 3 ランド
- 3a ランド (熱伝導率 $100\text{ W/m}\cdot\text{K}$ 以下)
- 4 配線
- 4a 配線 (熱伝導率 $100\text{ W/m}\cdot\text{K}$ 以下)
- 4b 配線 (長さ 10 mm 以上)
- 4c 配線 (断面積 0.0035 mm^2 以下)
- 4d 配線 (長さ 10 mm 以上、かつ、断面積 0.0035 mm^2 以下)
- 5 リード
- 5a リード (熱伝導率の高い材料)
- 6 表面実装型部品
- 7 パッド
- 7a パッド (熱伝導率 $100\text{ W/m}\cdot\text{K}$ 以下)
- 7b パッド端
- 8 はんだ (表面実装時)
- 9 はんだ (フロー実装時)

【図1】

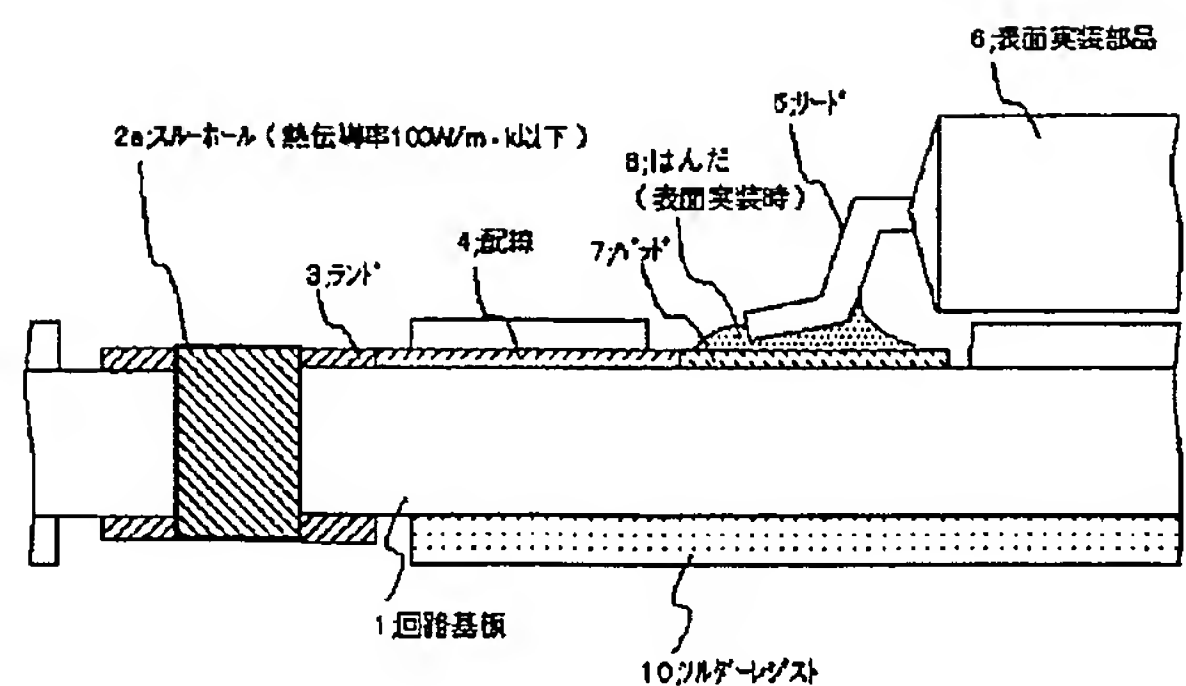


【図3】

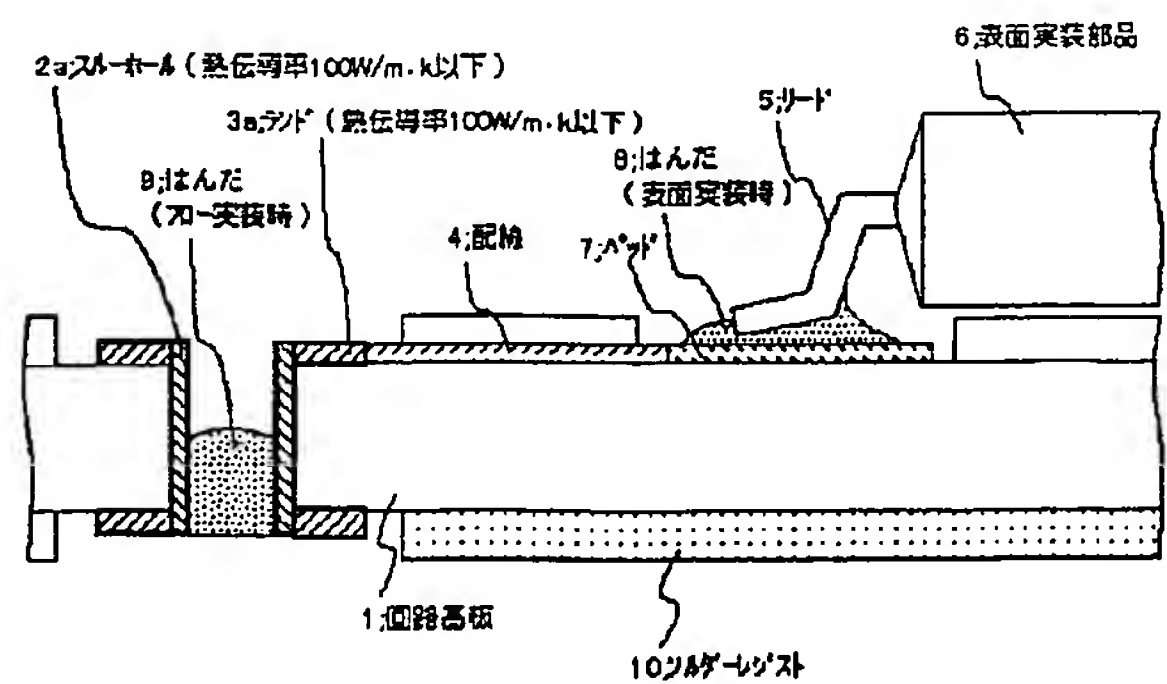


- 10 ソルダーレジスト
- 11 内層配線
- 12 絶縁層
- 13 内層ベタパターン禁止領域
- 14 多層配線板
- 15 ノズル (ファン)
- 16 窒素ガス (空気)
- 17a 一次噴流ノズル
- 17b 一次噴流
- 18a 二次噴流ノズル
- 18b 二次噴流
- 19 はんだ槽
- 20 耐熱テープ
- 21 樹脂
- 22 パネルヒータ
- 23 第1の層
- 24 第2の層
- 25 ヒートシンク
- 26 挿入部品

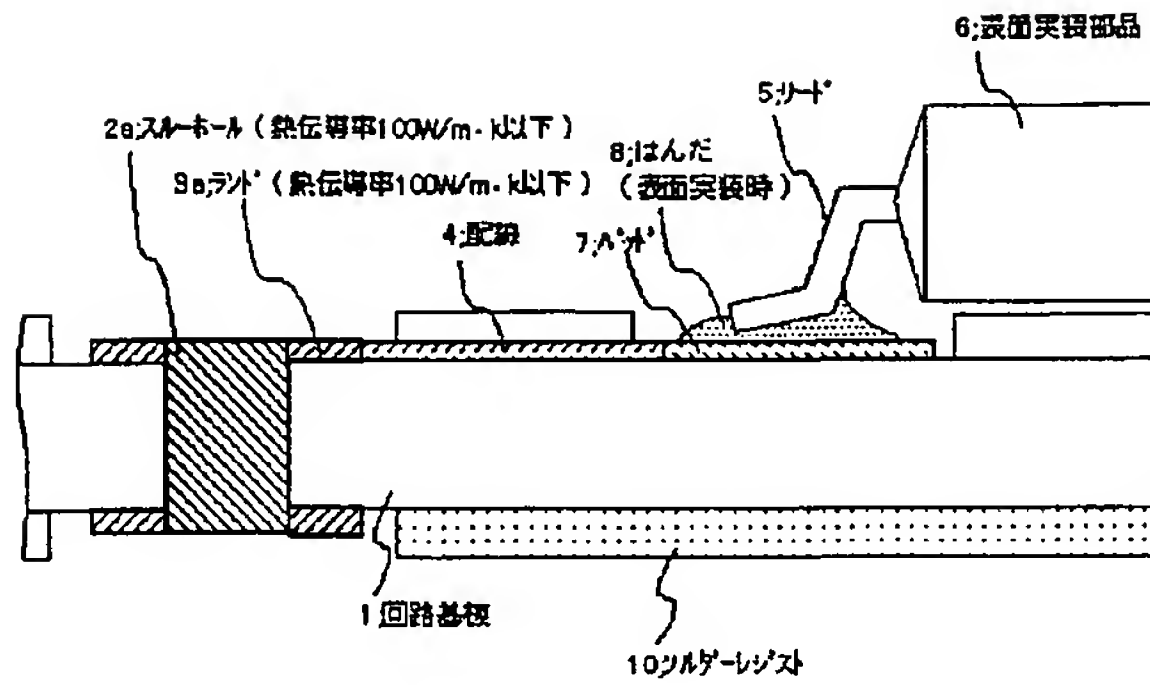
【図2】



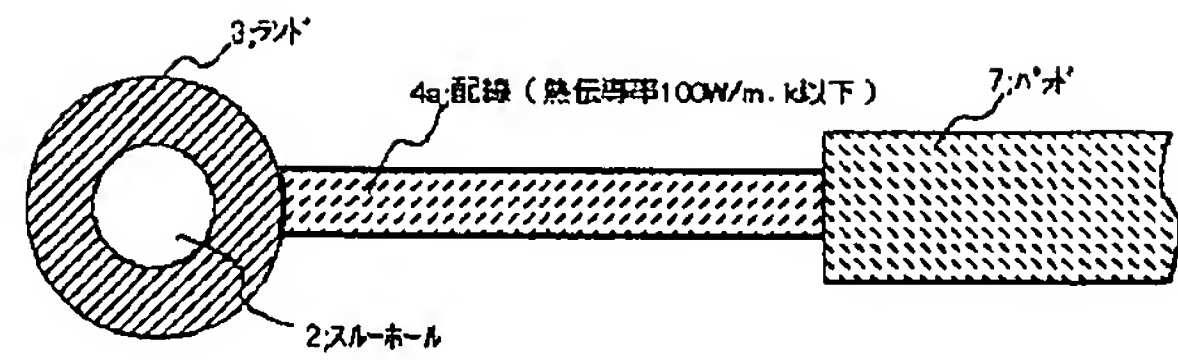
【図4】



【図5】



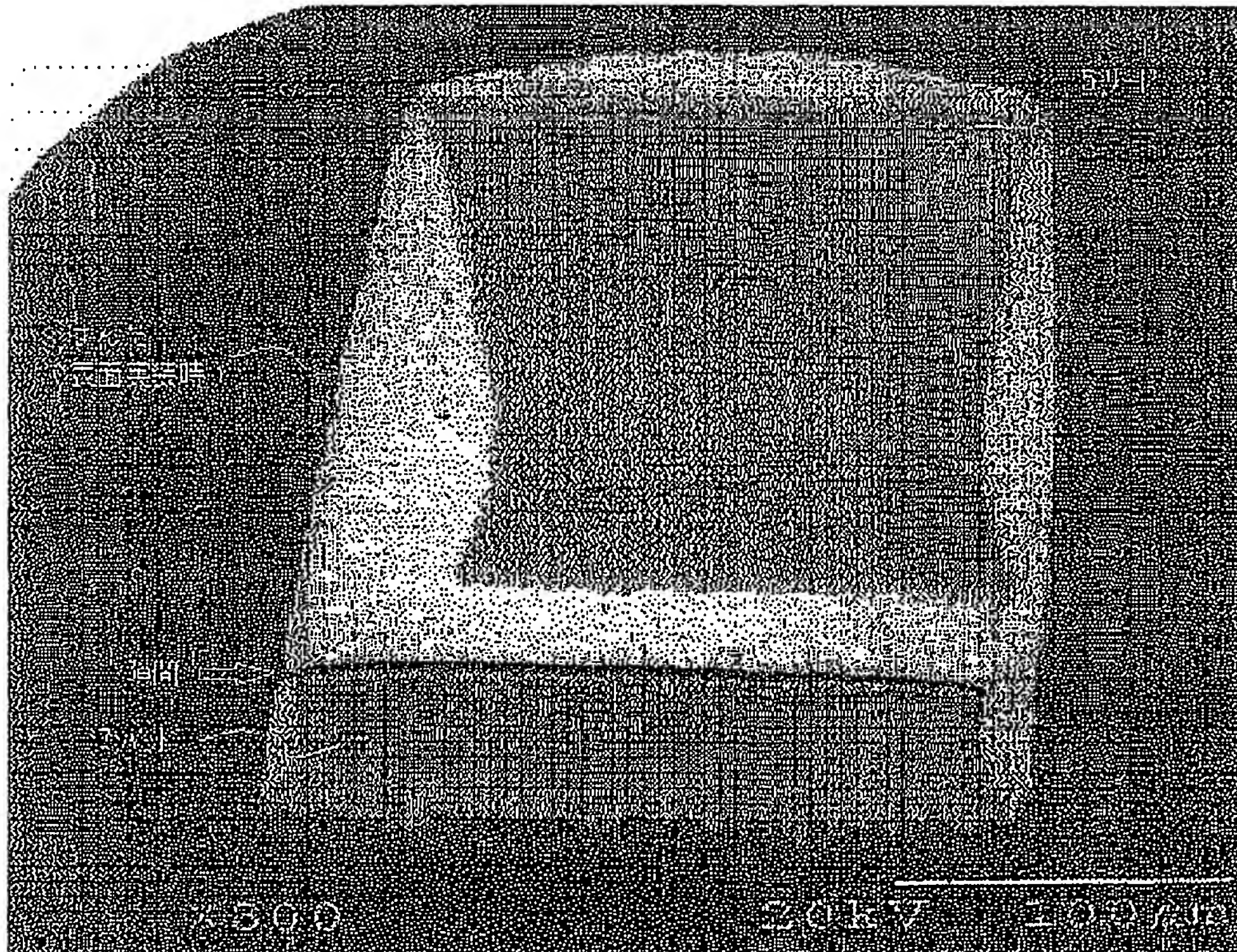
【図11】



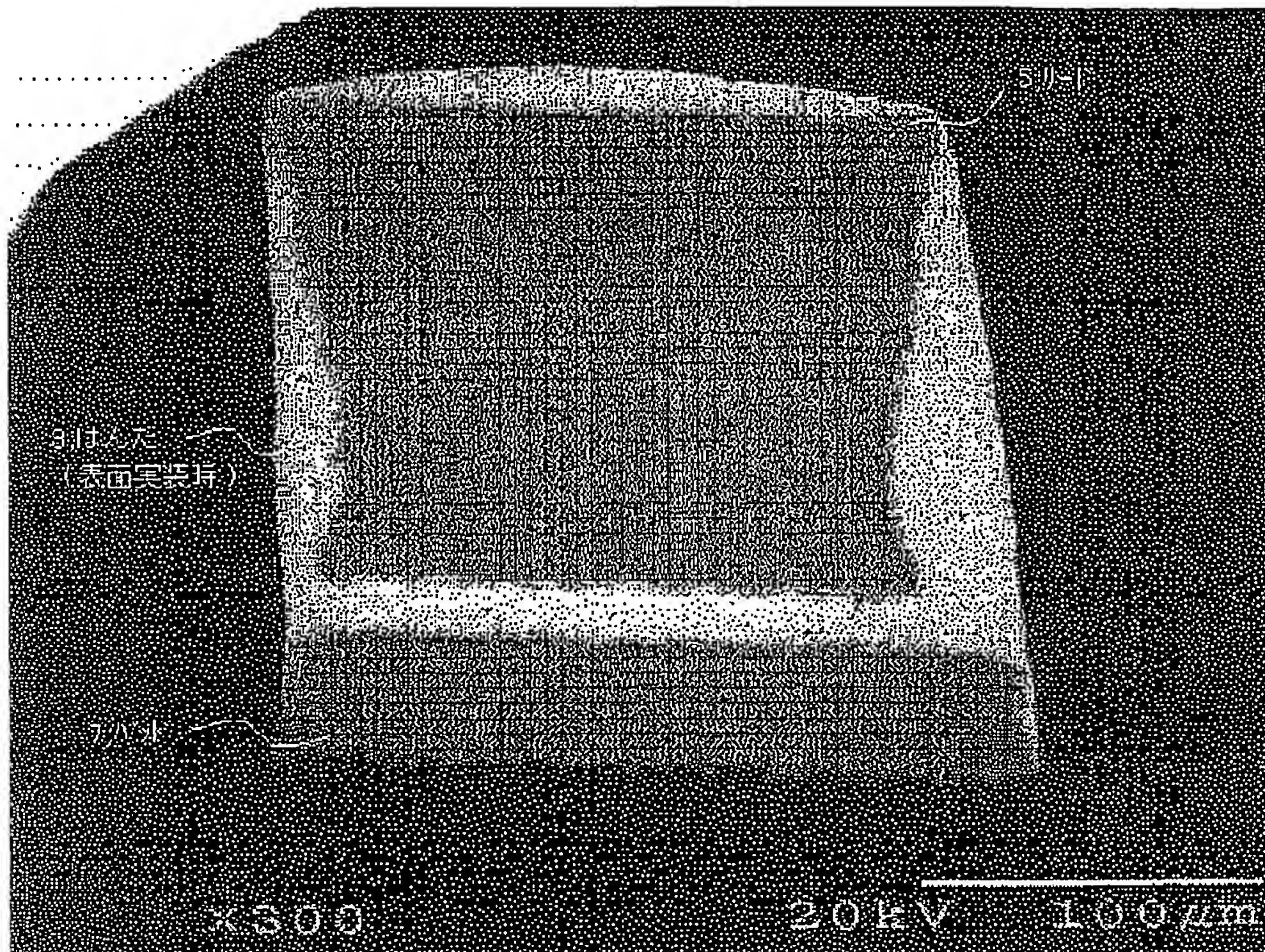
【図6】

QFPリード母材	リードめっき	ピン数	リード温度175℃ (従来基板)	リード温度165℃ (本発明の基板)
Cu	Sn-Pb	208	x	○
427ロイ	Sn-Pb	208	x	○

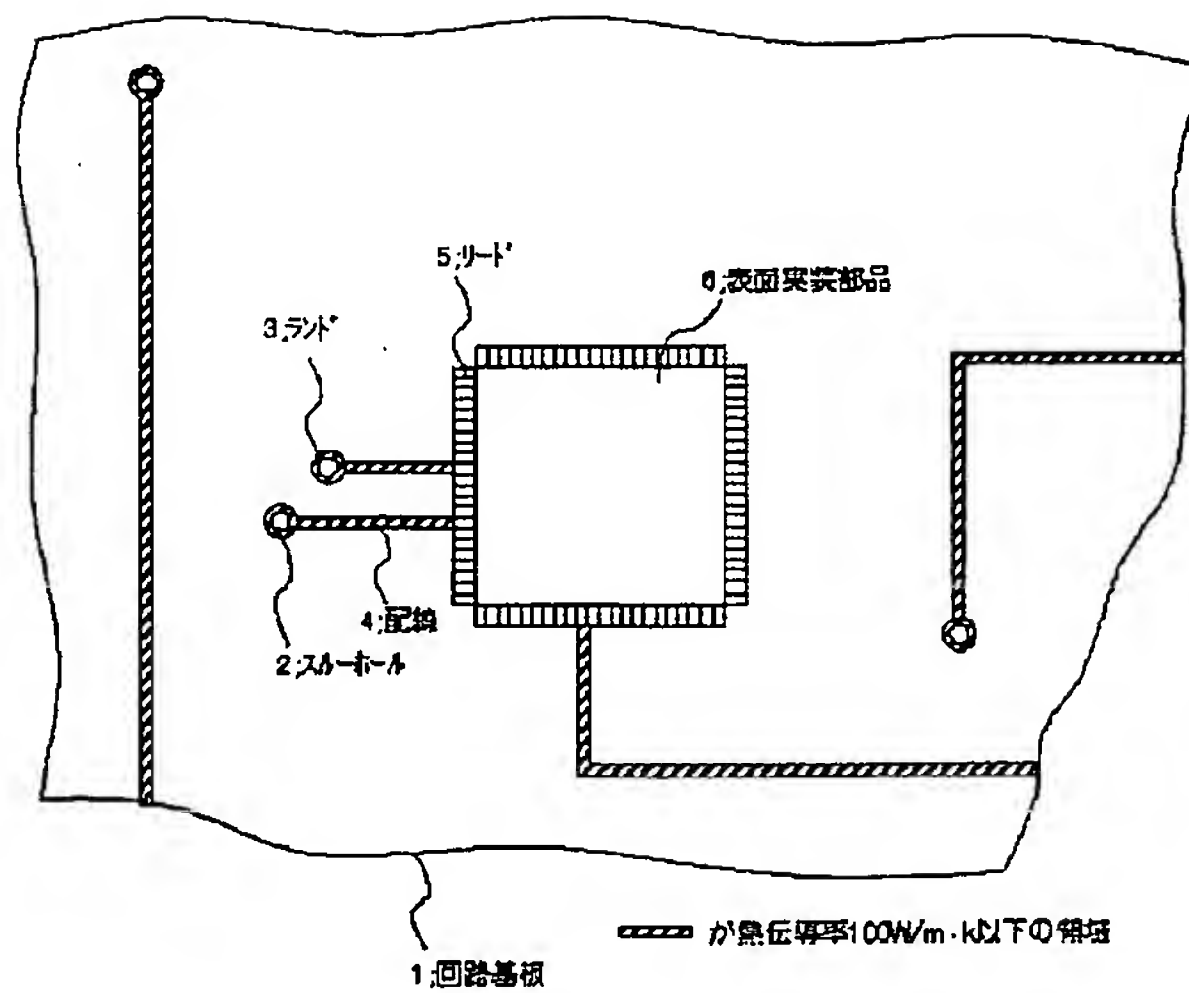
【図7】



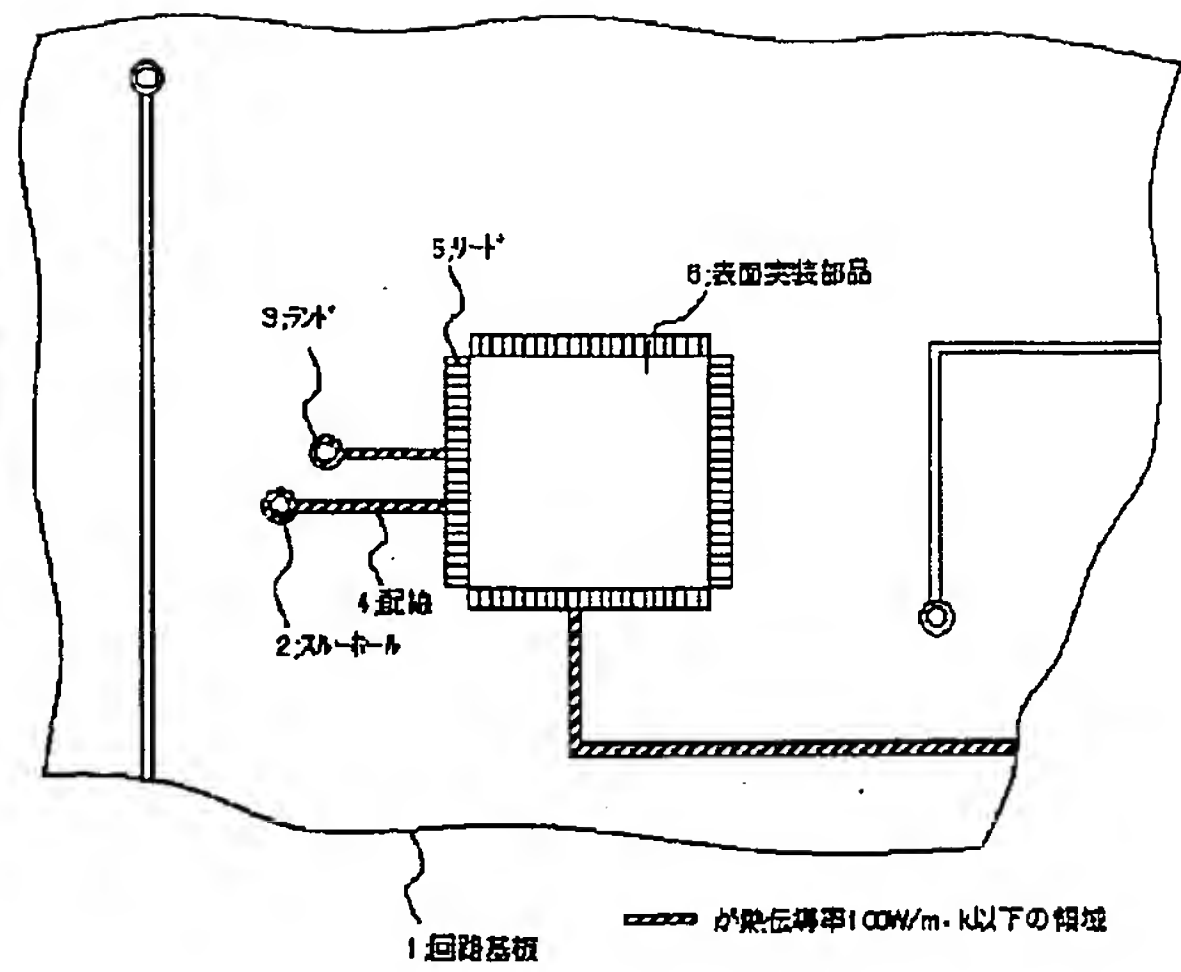
【図8】



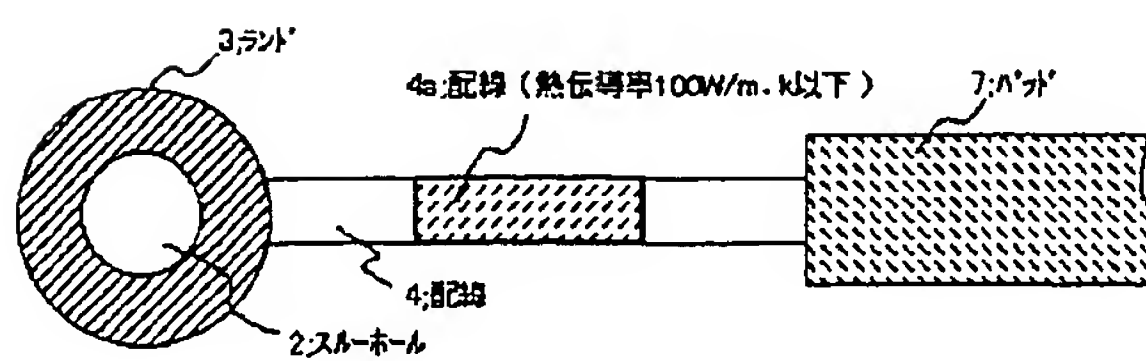
【図9】



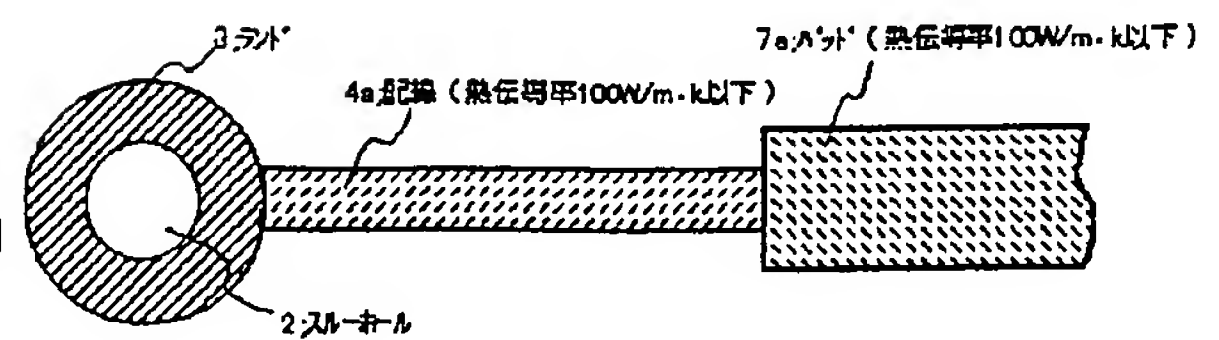
【図10】



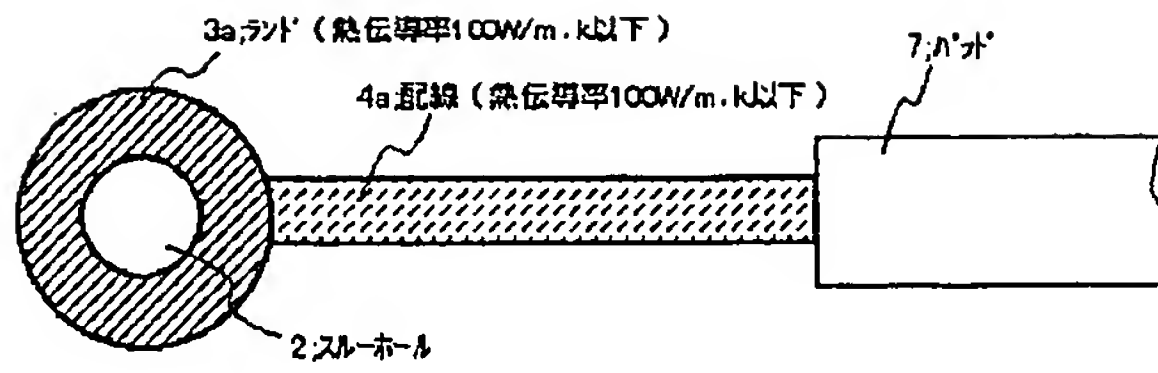
【図12】



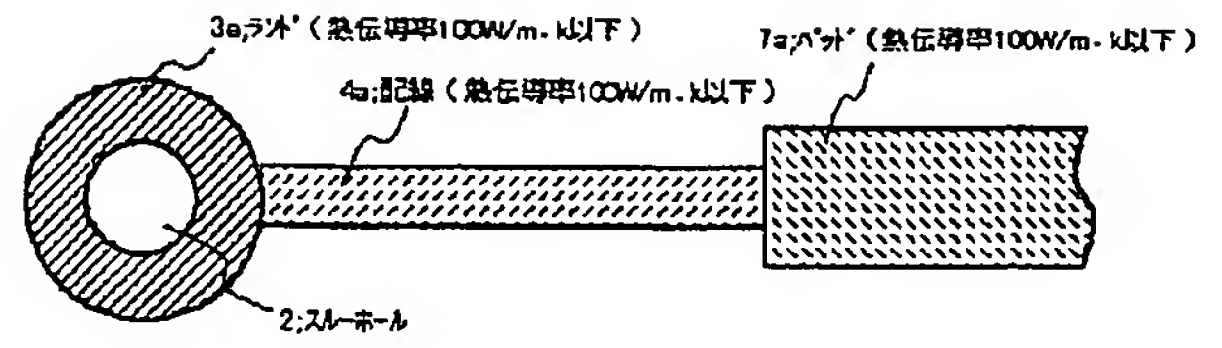
【図13】



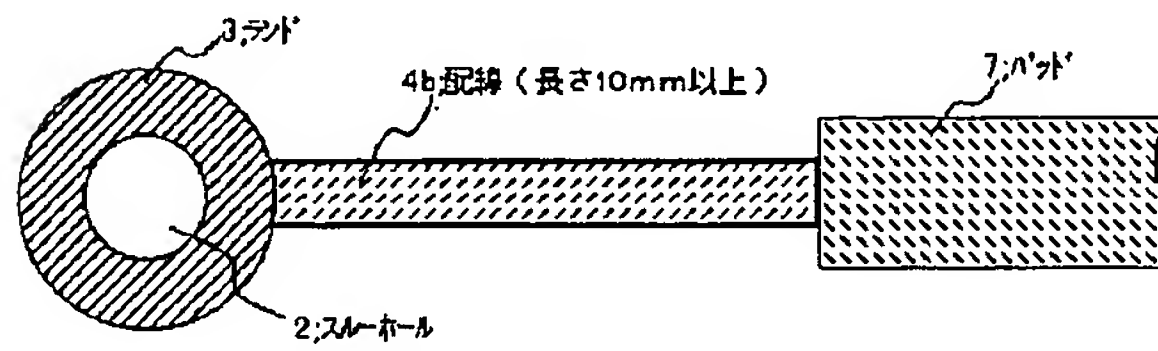
【図14】



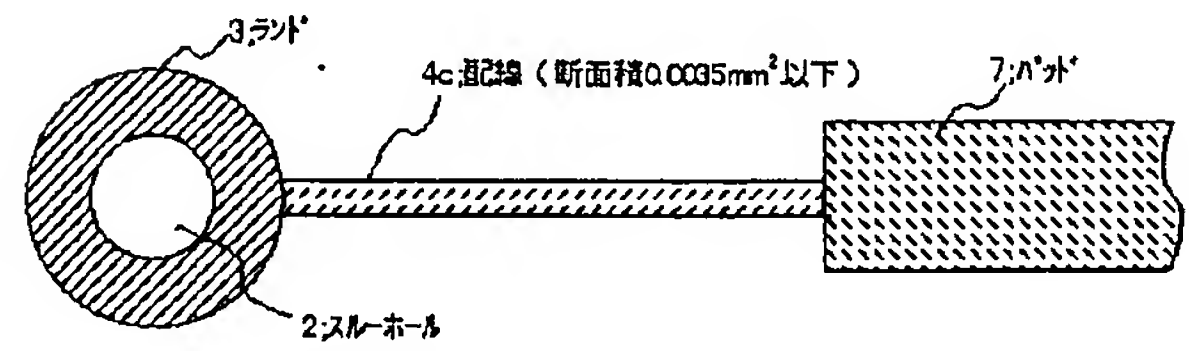
【図15】



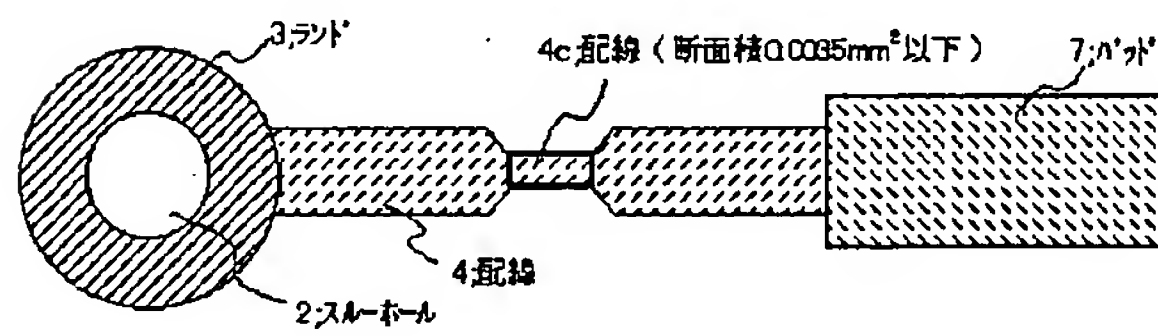
【図16】



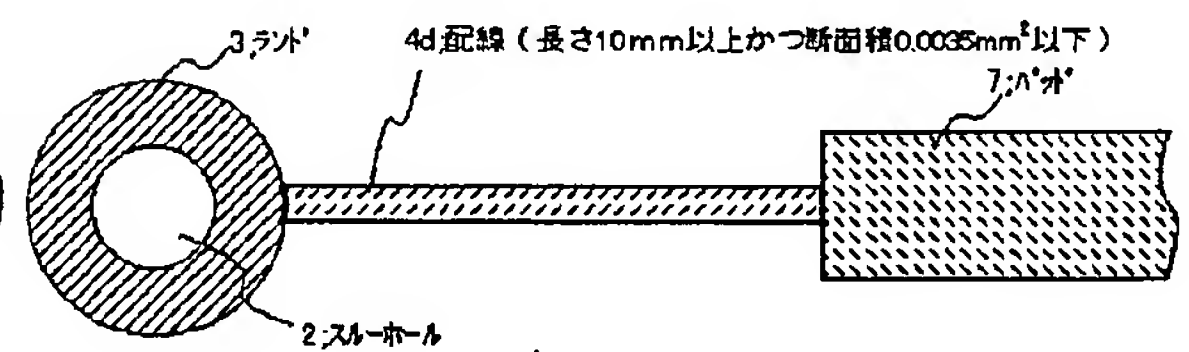
【図17】



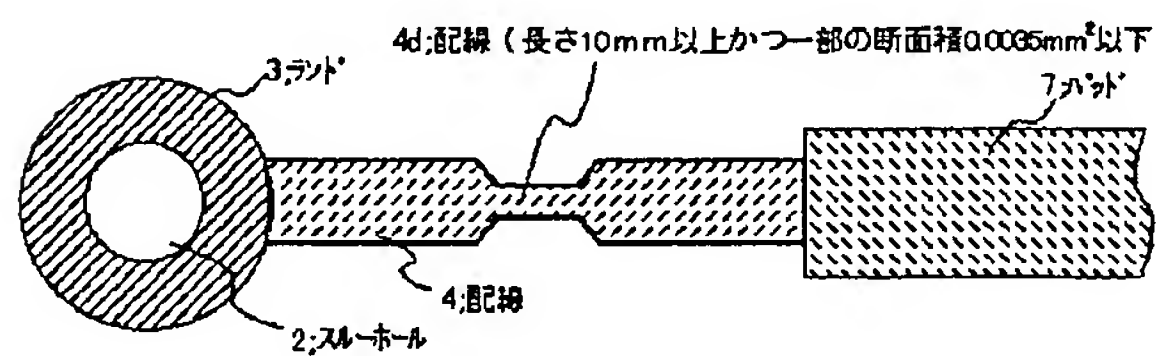
【図18】



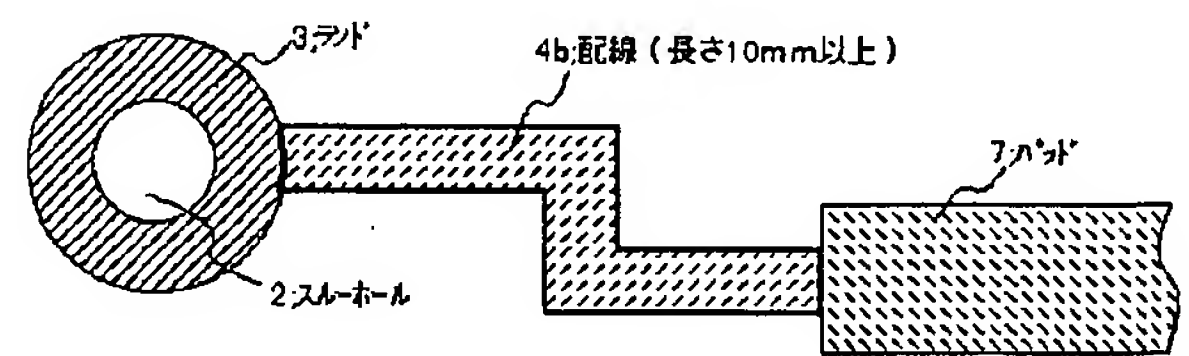
【図19】



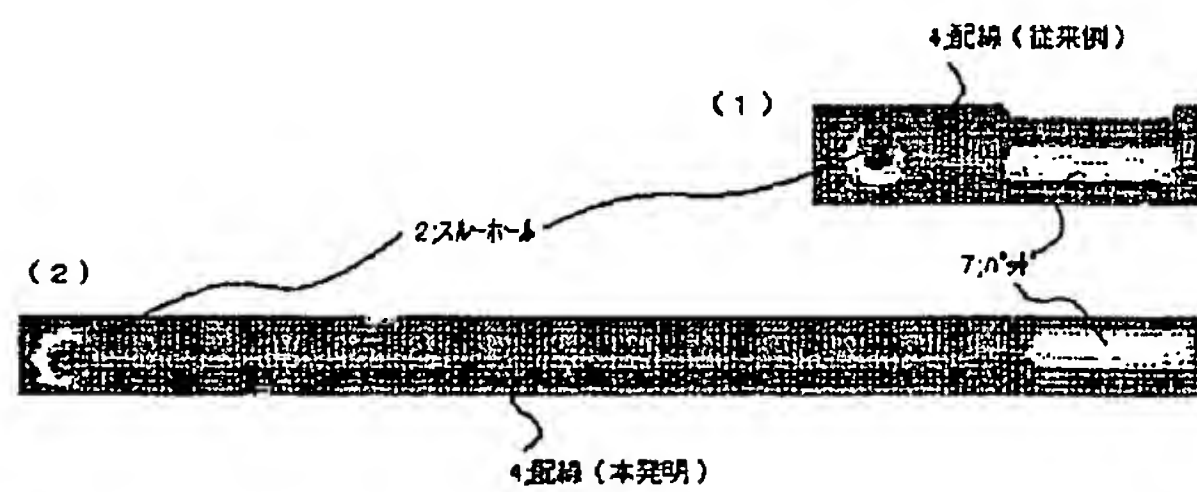
【図20】



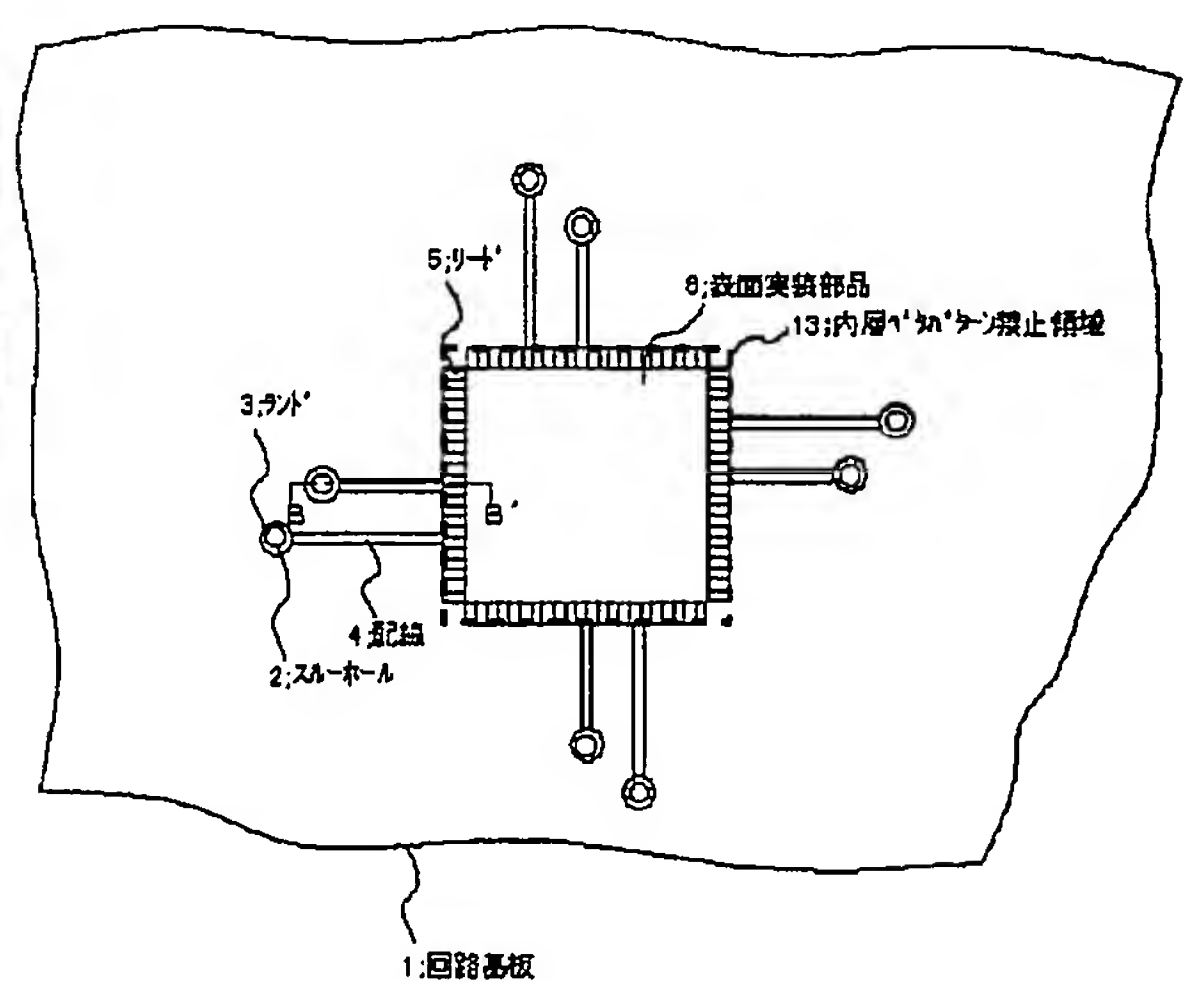
【図21】



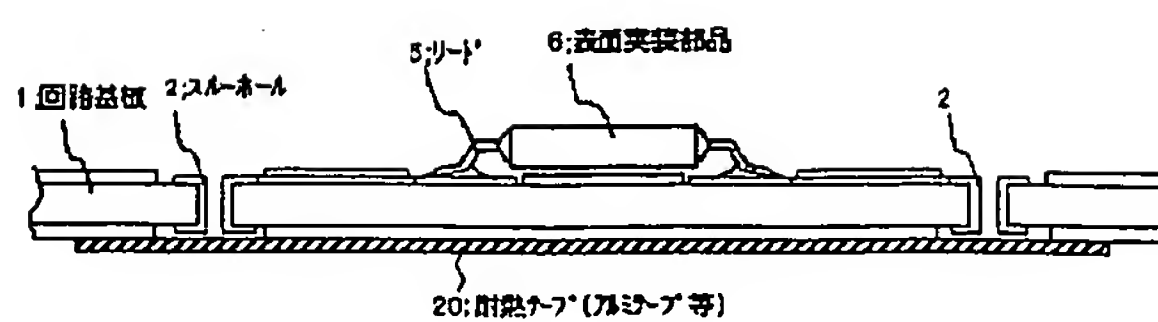
【図22】



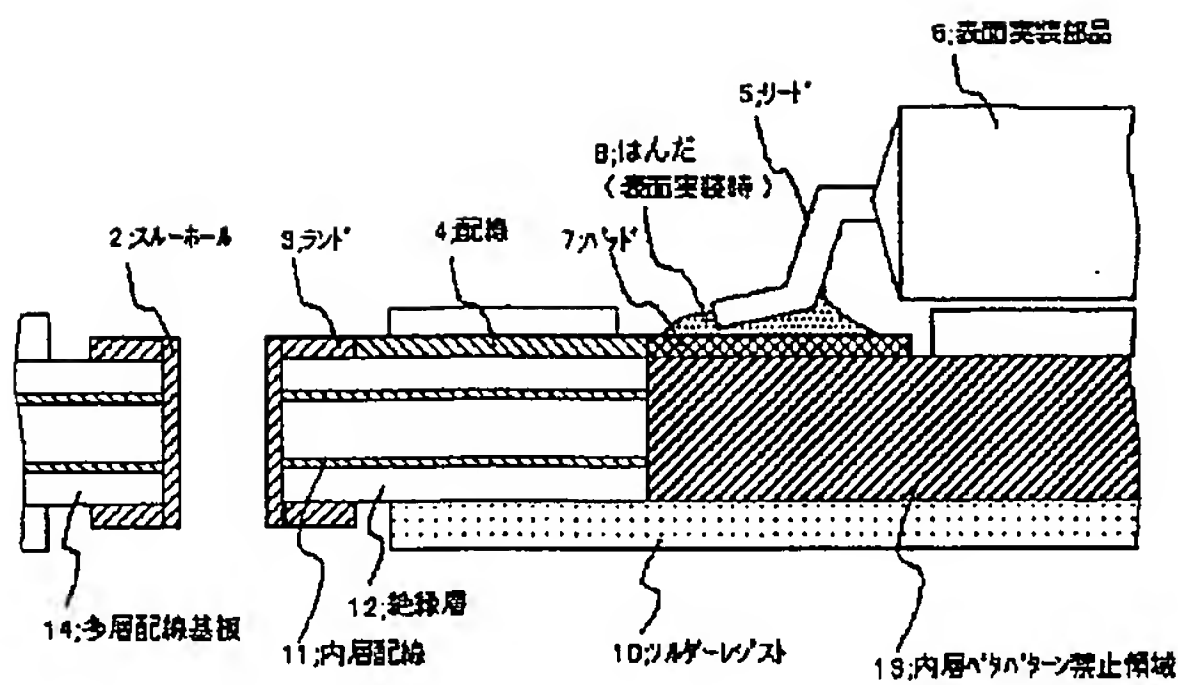
【図23】



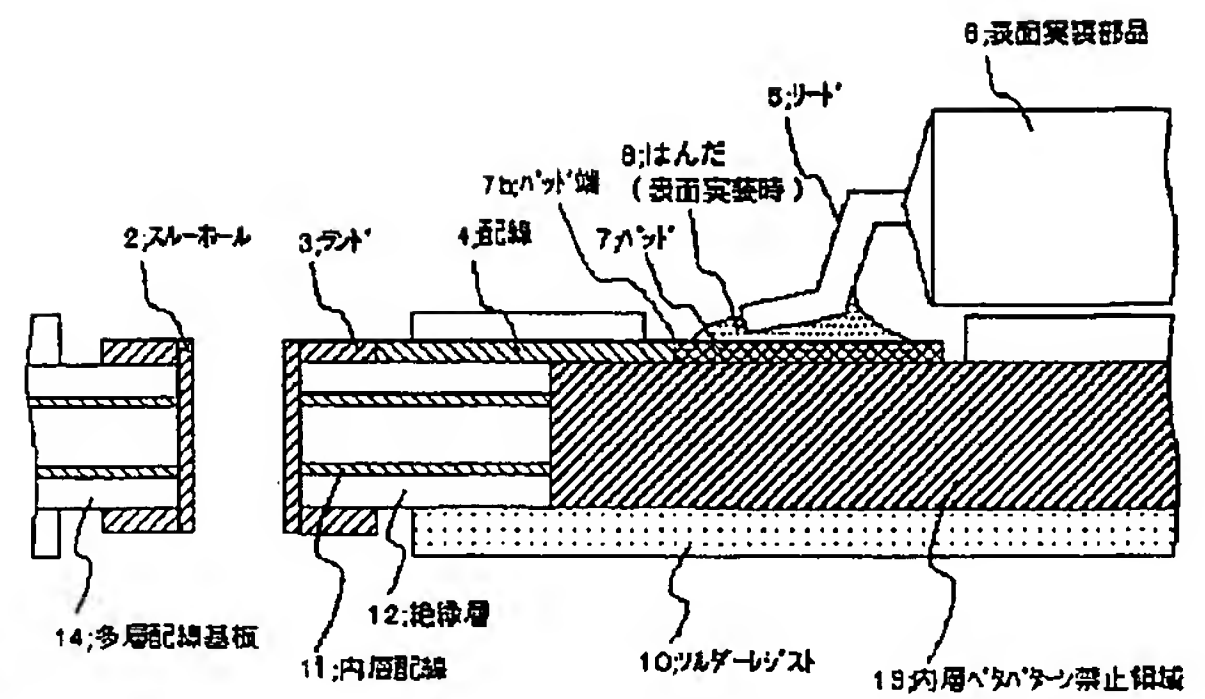
【図28】



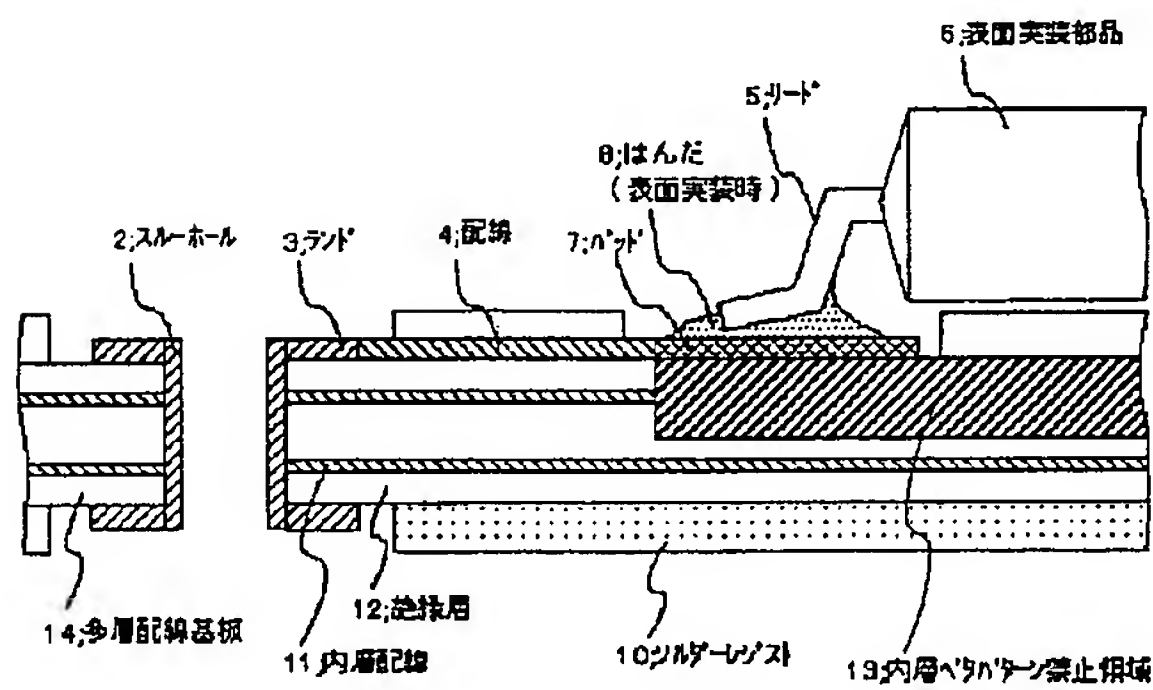
【図 24】



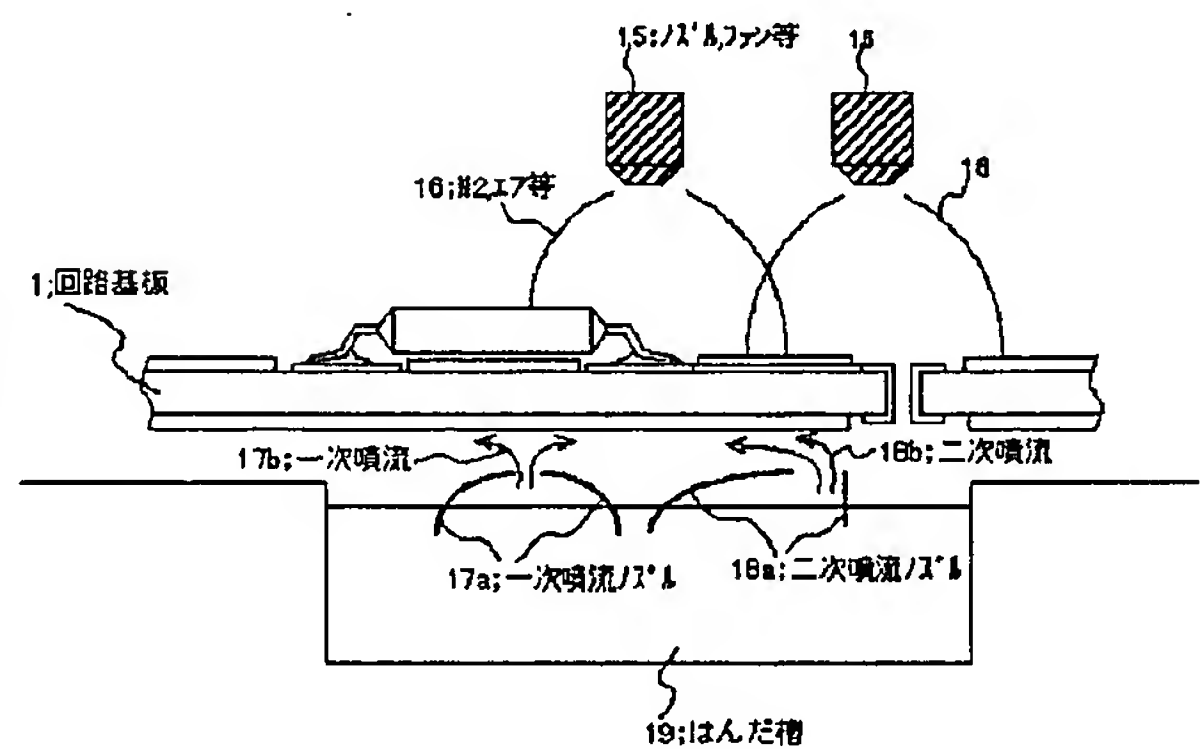
【図 25】



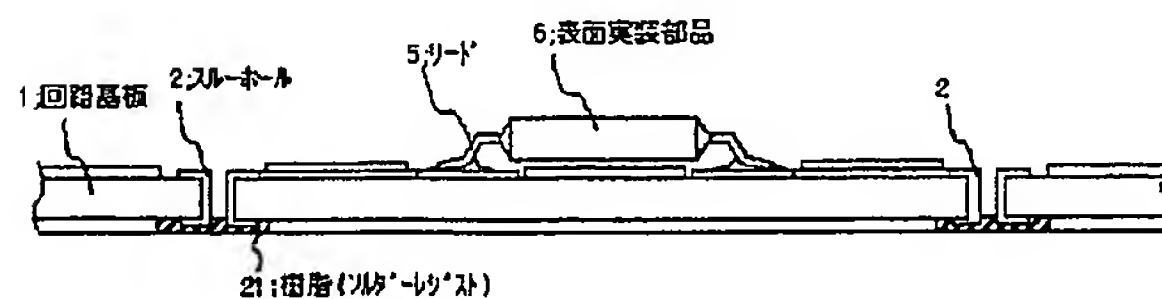
【図 26】



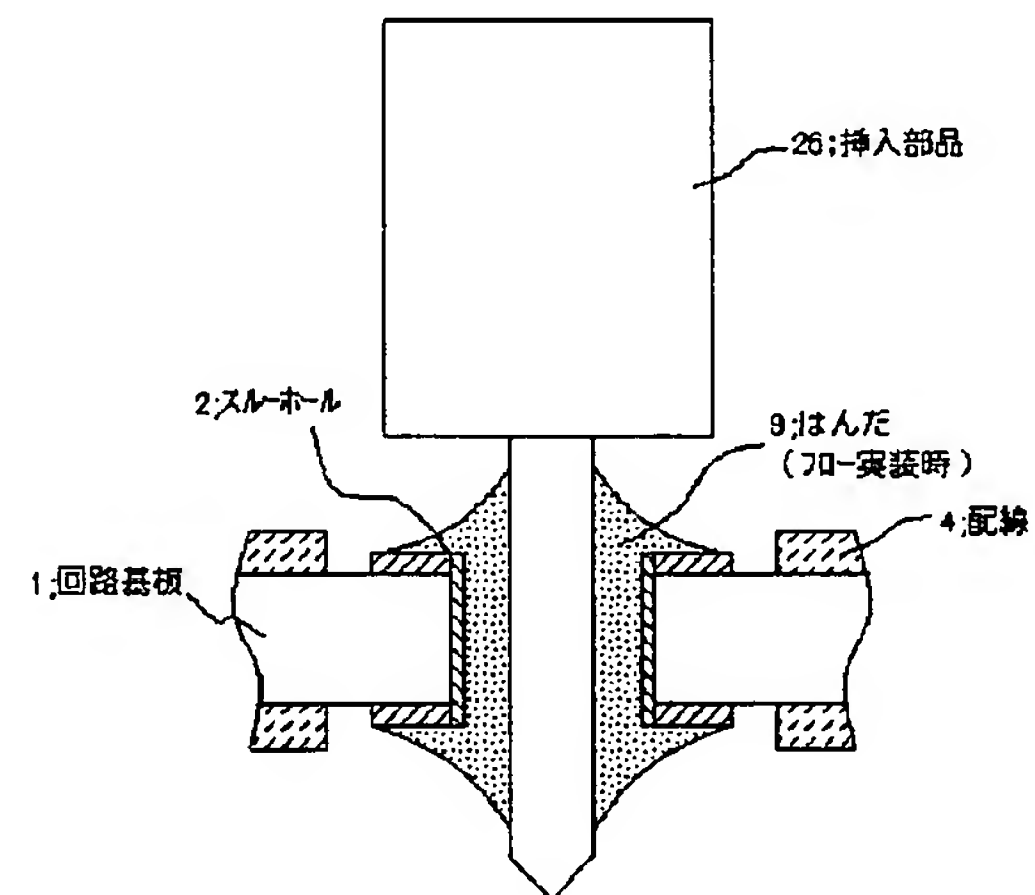
【図 27】



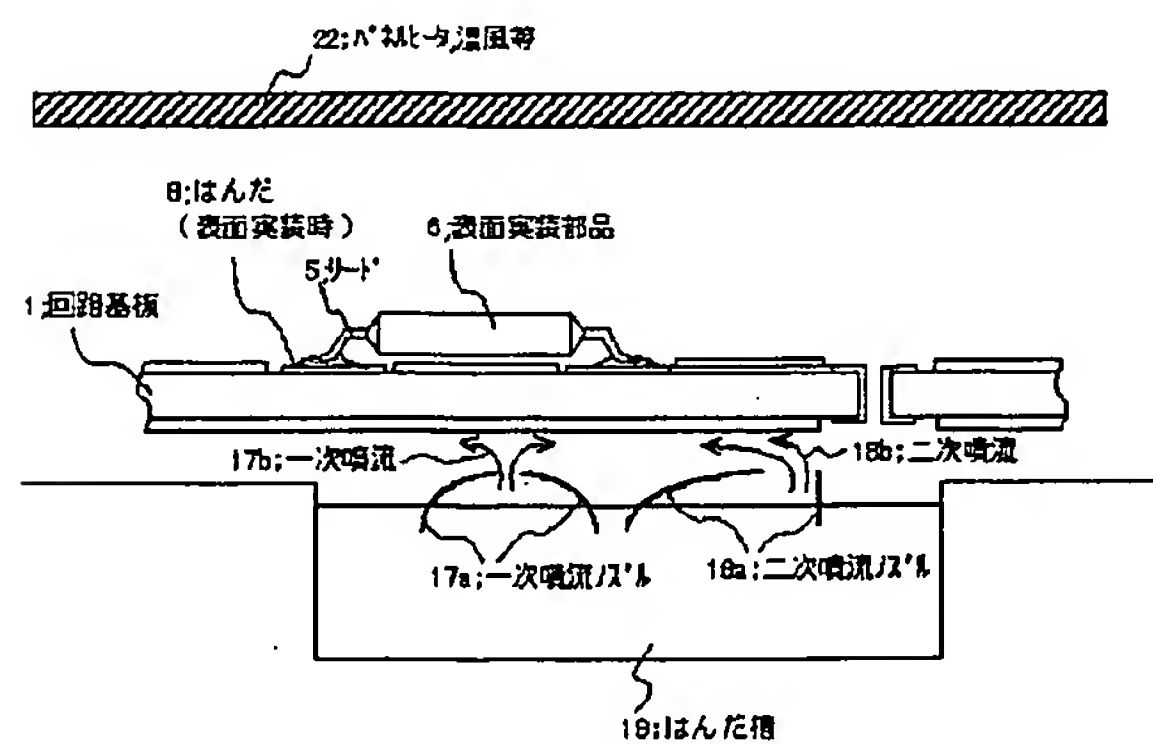
【図 29】



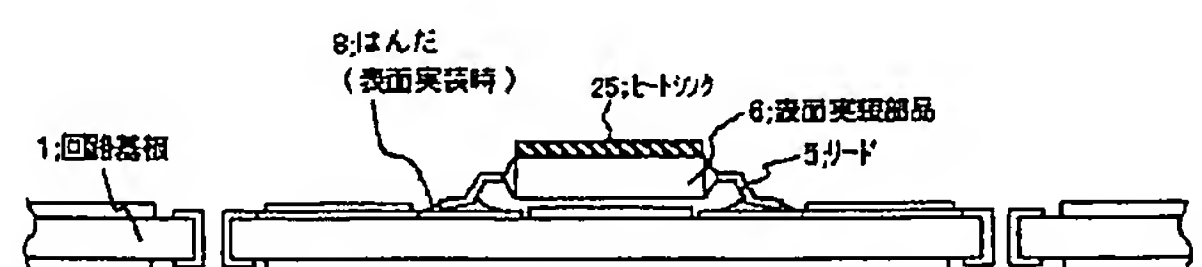
【図 30】



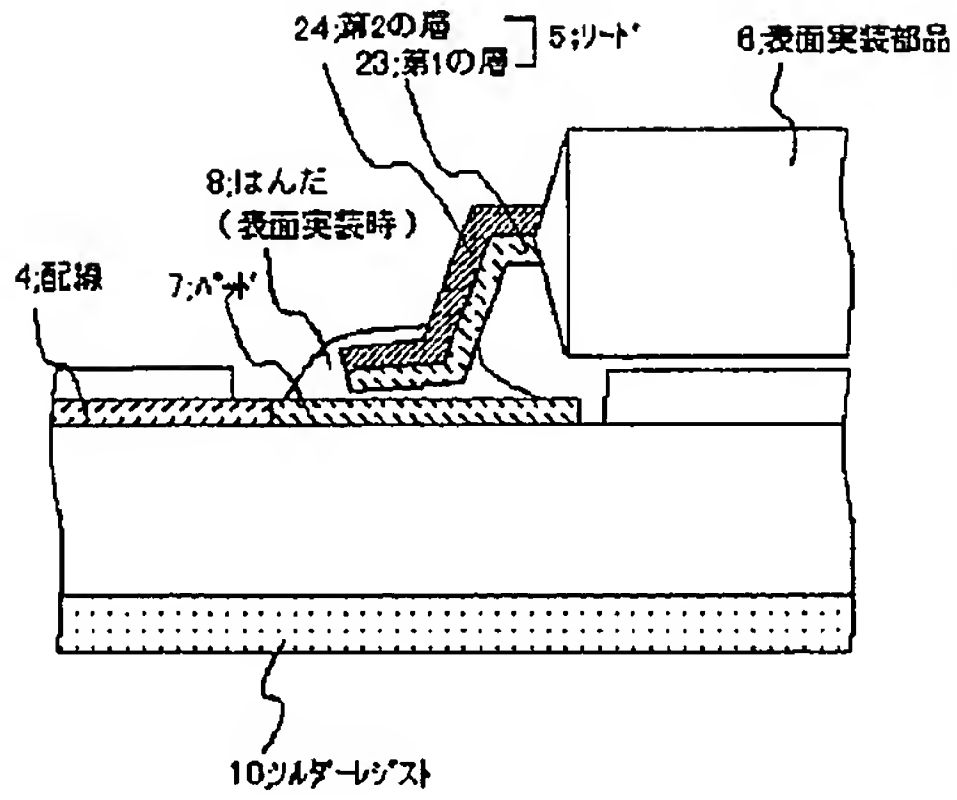
【図 31】



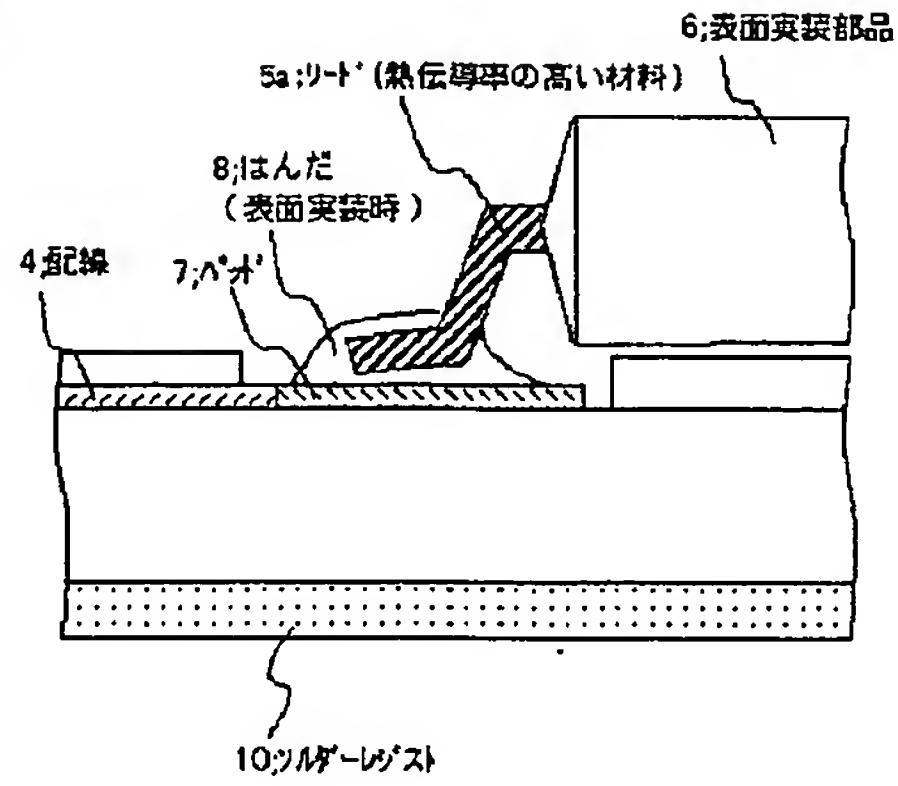
【図 34】



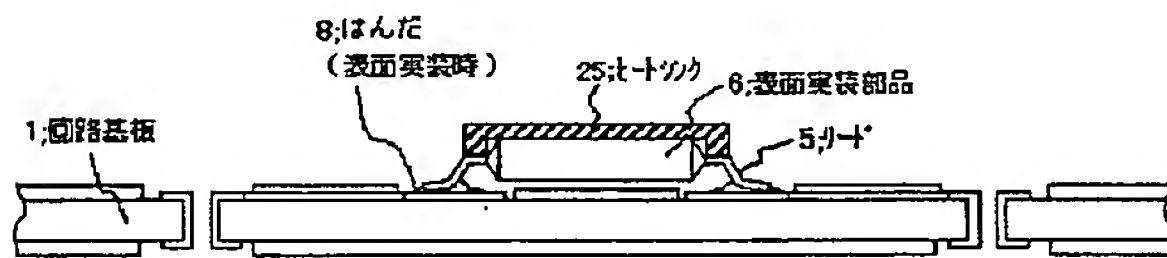
【図32】



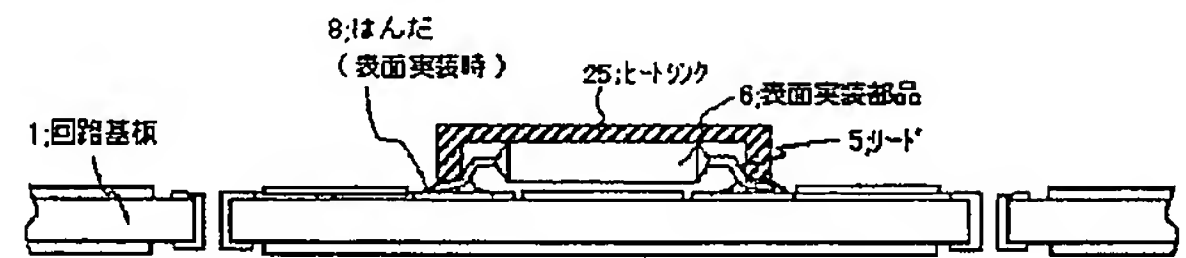
【図33】



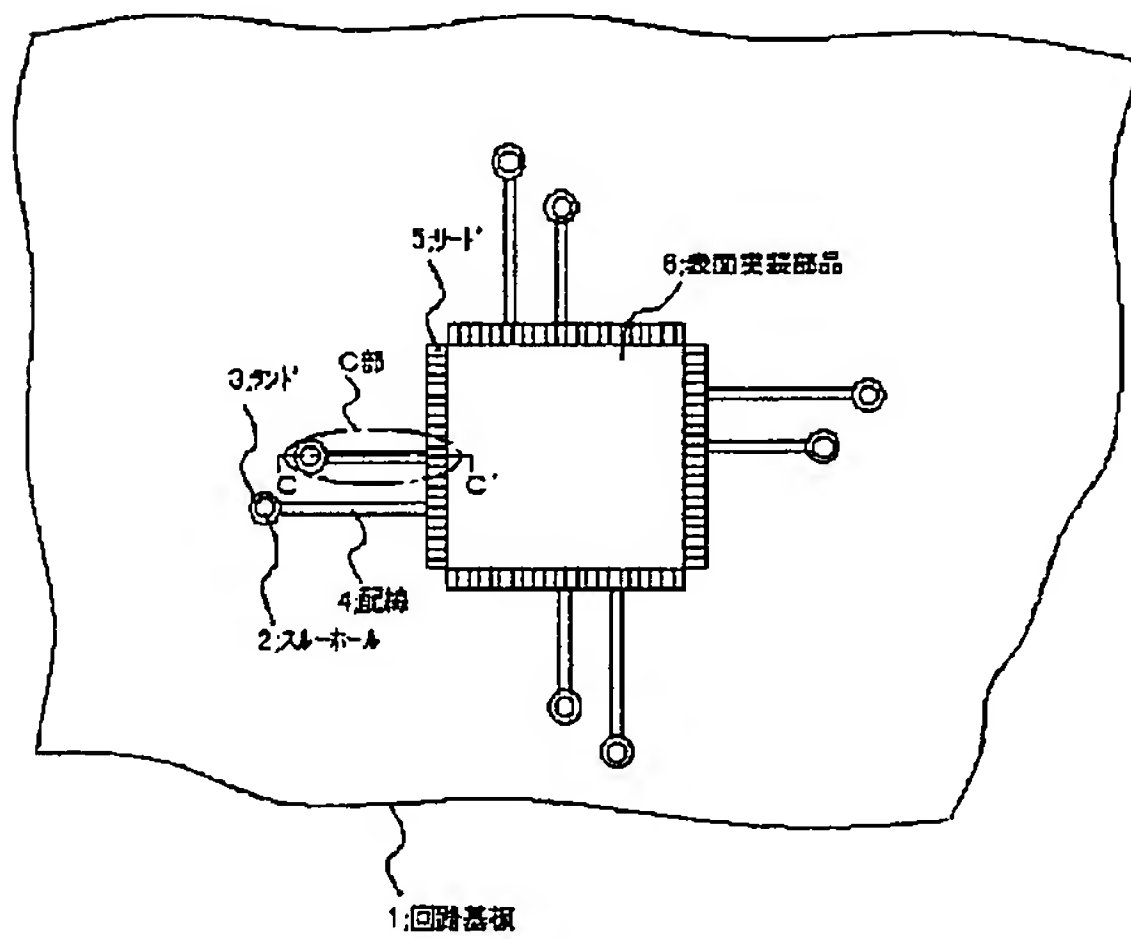
【図35】



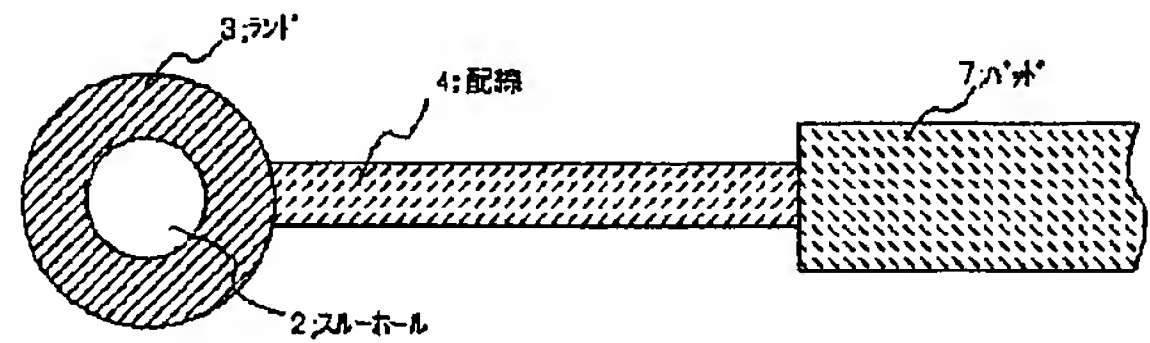
【図36】



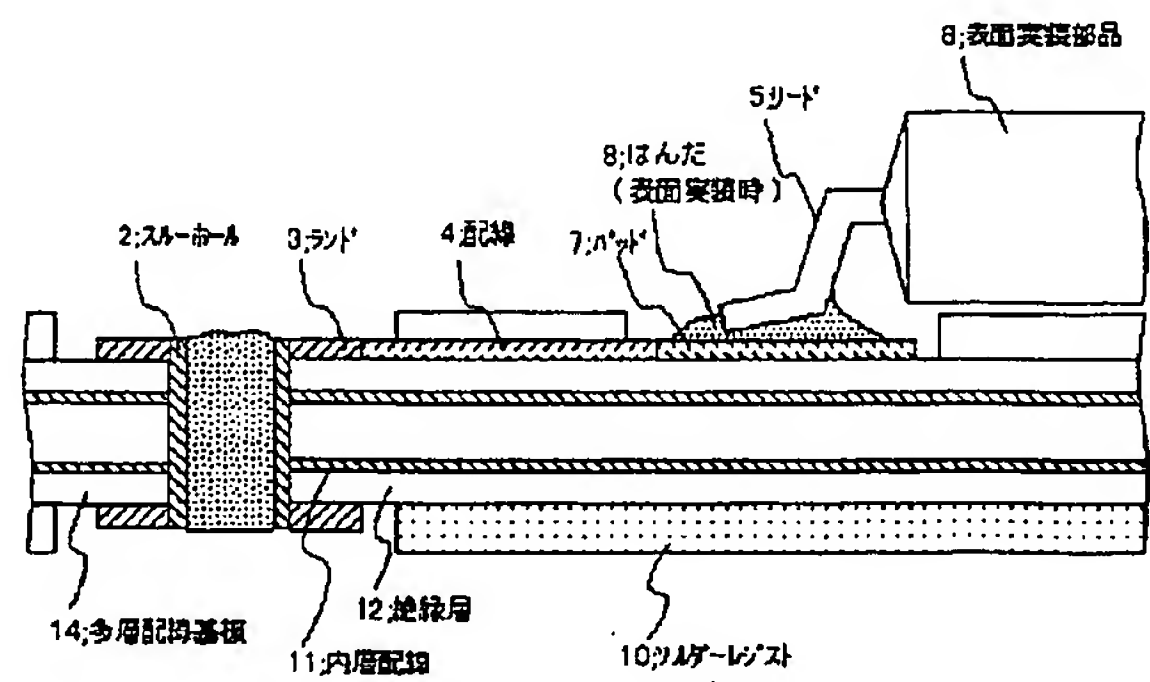
【図37】



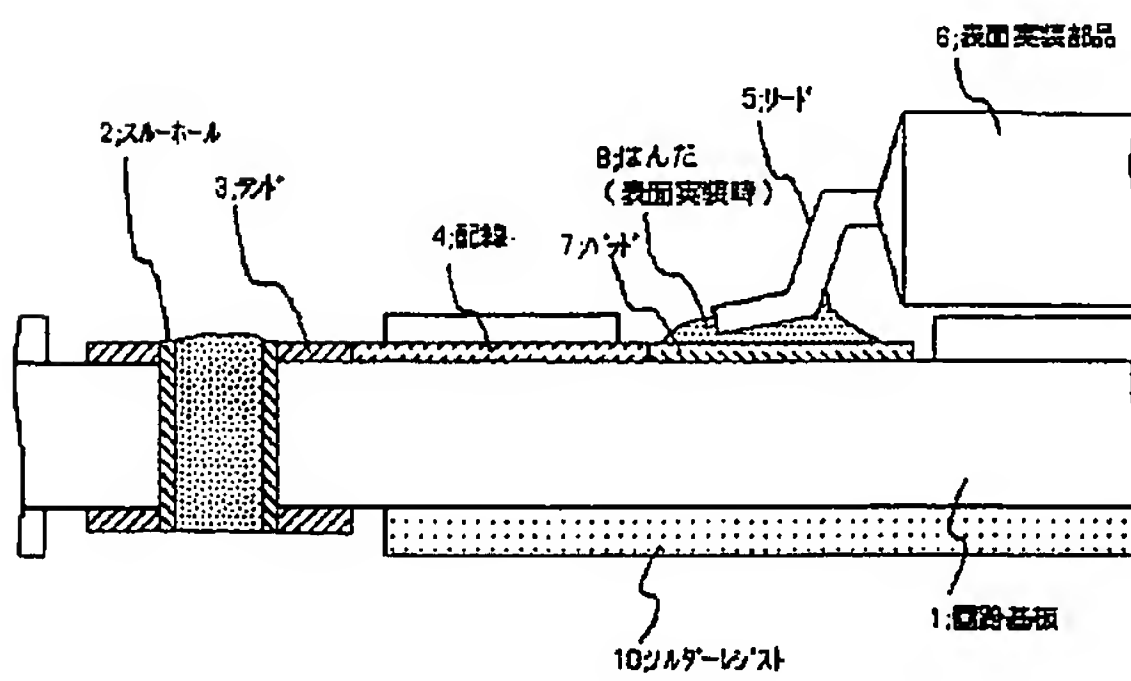
【図38】



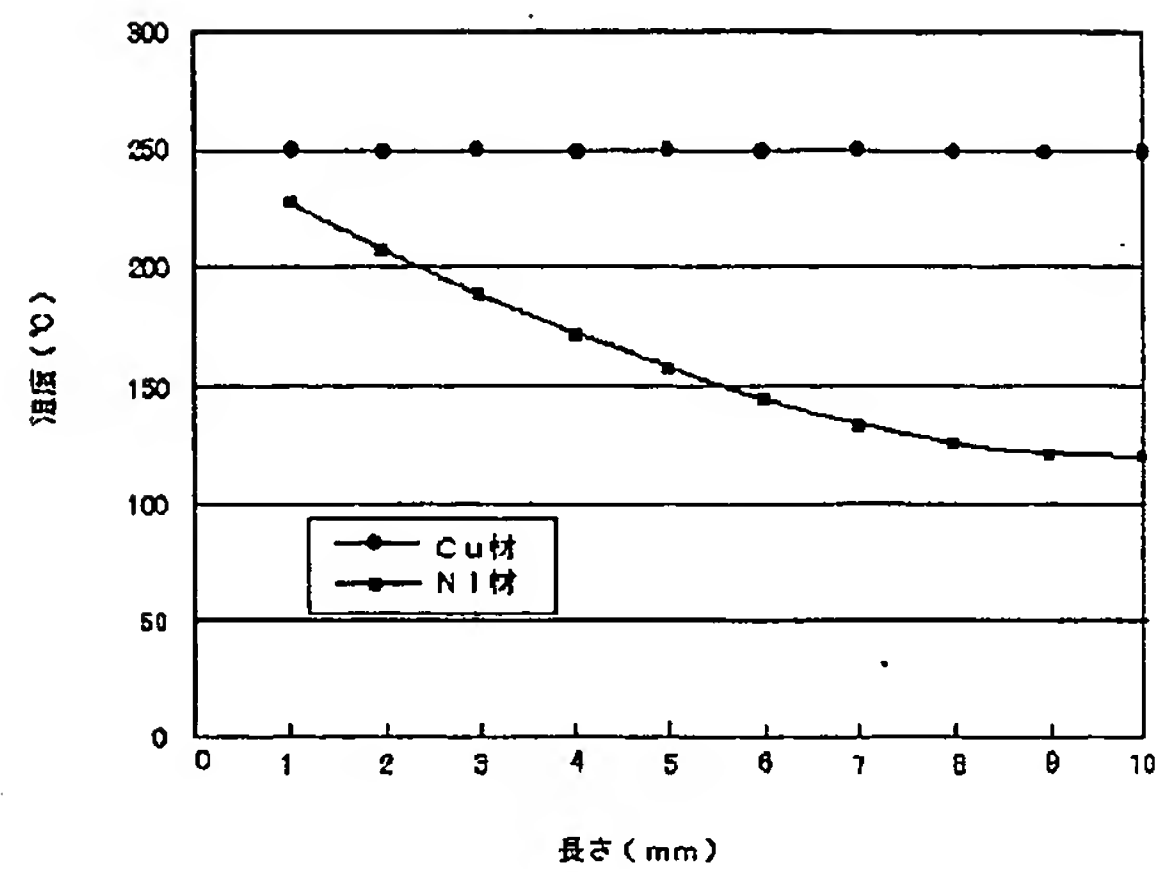
【図40】



【図39】



【図41】



フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	テ-リ-ド (参考)
H 0 5 K 3/34	5 0 1	H 0 5 K 3/34	5 0 1 D 5 E 3 4 6
	5 0 6		5 0 6 A
3/40		3/40	K
3/46		3/46	Z

Fターム (参考) 4E351 AA01 BB01 BB29 BB49 DD19
 DD20 GG01 GG15
 5E317 AA24 BB01 BB11 BB15 CC25
 CD27 GG07
 5E319 AA03 AA09 AC01 BB01 BB08
 CC22 CD32 GG11
 5E336 AA04 AA11 BB03 BC14 BC34
 EE01
 5E338 AA03 BB02 BB13 BB25 CC01
 CC10 CD14 CD32 EE01 EE03
 EE51
 5E346 AA15 BB01 BB06 BB11 CC31
 FF45 HH16